

薄膜磁気ヘッド及びその製造方法

BACKGROUND OF THE INVENTION

1. Field of the invention

本発明は、薄膜磁気ヘッド、これを用いた磁気記録装置及びその製造方法に関し、更に詳しくは、薄膜磁気ヘッドの改良に係る。

2. Discussion Of Background

近年、ハードディスク装置の面記録密度の向上にともなって薄膜磁気ヘッドの性能向上が求められている。薄膜磁気ヘッドは書き込みを目的とする書込素子と、読みだしを目的とし、磁気抵抗効果を利用した読取素子からの積層構造からなっている。特に最近の GMR Head は面密度 150・200 (GB/P)を超える勢いである。GMR 膜は複数の膜を組み合わせた多層構造である。GMR が発生するメカニズムはいくつかの種類があり、メカニズムによって GMR 膜の層構造が変わる。量産を前提とする GMR 膜としては、スピンバルブ膜（以下、SV 膜と称する）や強磁性トンネル接合膜（以下、TMR 膜と称する）が知られている。

一方、読取素子の性能向上にともなって、書込素子の性能向上も求められている。書き込み素子において、記録密度を高めるためには、狭トラック構造を実現し、トラック密度を上げなければならない。狭トラック構造を実現する手段として、上部記録磁材に、半導体加工技術を利用して、サブ μ m加工を施す手法が知られている。しかし、半導体技術を用いてトラック幅を微細化すると、書き込み磁束が得られにくくなるから、これを補う手段として、狭トラックポールには、高飽和磁束密度材料（以下 HiBs 材と称する）を使用するのが普通である。

また、薄膜磁気ヘッドが、ノート型パソコン、Desk Top パソコン、サーバーまたはワークステーションによく見られる高周波使用タイプのコンピューターに使用される場合、薄膜磁気ヘッドとして、高周波応答特性に優れていることが要求される。また、最近のハードディスクドライブはそのアクセススピードを求められており、そのスピードの応答に対応するため、薄膜磁気ヘッドのコンパクト

化が求められている。

高周波特性は、バックギャップからポールまでのヨーク長(Yoke Length)を短くすることによって改善できる。ヨーク長YLの短縮化と、ポールへの HiBs 材料の使用との組み合わせにより、たとえば、NLTS や Over Write 特性(以下、O/W特性と称する)などを、高周波帯域(500MHz-1000MHz)まで、高レベルに維持し得る。

ヨーク長YLを短くする手法は、種々考えられる。その1つの方法はコイルピッチを可能な限り短くすることである。しかし、この技術には、次のような問題点がある。

まず、コイルピッチを短くすると、コイル幅が狭くなり、コイルの抵抗が高くなる。そのためコイルが発熱し、その熱によってポールの周囲が熱膨張する、いわゆるポールのサーマルプロトルージョン(Thermal Protrusion of Pole)が発生する。ポールのサーマルプロトルージョンが発生すると、ヘッドとメディアの衝突をおこすおそれが生じるため、サーマルプロトルージョンは、高密度記録に不可欠なスライダの低浮上化の障害となる。そのため、コイルピッチの短縮によって、ヨーク長YLを短くする手法には限界がある。

次に、コイルピッチの狭小化が進むにつれて、コイルを形成するためのフォトリソグラフィプロセスが困難になる。理由は、コイルピッチが狭小化されるほど、コイルをフォトリソグラフィプロセスによって形成する際、露光時の反射が悪影響を及ぼすためである。反射防止対策を行なわないかぎり、正確で、垂直なコイルが形成できない。たとえば、1.5 μm 以上の高さで、0.3 μm ~0.5 μm 以下のコイルピッチを、現在のフォトリソグラフィ技術を適用して形成した場合、歩留が著しく低下する。

ヨーク長YLを短くする別の手法は、コイルターン数を少なくすることである。この場合は、コイルの高さを高くし、コイル抵抗を下げることもできる。しかし、この方法ではコイルターン数が少なくなるため、十分な書き込み磁束を得ることができず、O/W特性不良が発生する。またコイルピッチの狭いコイルを高く形成することは極めて難しく、特にコイルをメッキによって形成した後、Seed 層をイオンビームでエッチングする際、コイル間ショートが多発する。

一般的に、薄膜磁気ヘッドの書込素子は、空気ベアリング面（以下ABSと称する）に最も近いコイルの最小コイル幅が、ヨーク長YLを決定するようにデザインされている。この最小コイル幅のトータル長さは、全体のコイル抵抗の60～70%以上の抵抗値を決めているため、ヨーク長YLを短くするには、最小コイル幅のトータル長さを可能な限り短くする必要がある。コイル抵抗を低減するために、太い幅のコイルを用いると、ヨーク長YLを短くすることができず、このような書込素子は高周波特性が劣化し、高周波領域でのNLTSやO/W特性に劣化が見られ、歩留を落とす原因となる。

ヨーク長YLを短くしたままで、コイルターン数をあげ、かつ、コイル抵抗の低減化を計る方法として、コイル断面積を増大（コイルの高さを高くする。）させるために考え得る構造は、コイルを2層、3層と、階層的に積み重ねる構造である。しかし、この階層構造をとった場合、Writeギャップ膜の位置とGMRセンサーの位置の距離が遠くなり、スライダ作成時の研磨の際に、ABSを研磨した場合、狭いGMRハイト（Reader部）と狭いスロート（Writer部）を両立させることは難しい。スライダの研磨角度によってはスロートハイトが大きなバラツキ現象をおこす。

薄膜磁気ヘッドの高周波特性を改善するための手段として、従来より種々の先行技術が提案されている。例えば、U.S.P.6,043,959 明細書は、第2のヨーク部（上部ヨーク部）を平面状に形成して、コイルの相互誘導インダクタンスを低減させ、高周波特性を改善する技術を開示している。U.S.P.6,259,583 B1 明細書は、第2のヨーク部を、高透磁率で低異方性の層と、非磁性層とを交互に積層して、平面状に形成する構造を開示している。

上述した先行技術に示されているような平面形状のポール構造は、フォトリソグラフィによって画定されたものであり、記録密度を高めるためには、さらに、半導体加工技術を適用して、ポール部にサブ μ m加工を施し、狭トラック構造を実現しなければならない。しかし、このサブ μ m加工には、上述したような問題が付きまとう。上記先行技術には、その解決手段が記載されていない。

SUMMARY OF THE INVENTION

本発明の課題は、コイルターン数を増大させながら、コイル抵抗値を下げ、発

熱量を低減した薄膜磁気ヘッド及び磁気記録装置を提供することである。

本発明のもう一つの課題は、ヨーク長を短くし、高周波特性を改善した薄膜磁気ヘッド及び磁気記録装置を提供することである。

本発明のさらにもう一つの課題は、ABS研磨の際のスロートハイトの不均衡研磨を回避し、高密度記録に不可欠なスライダの低浮上量化の要請に応え得る薄膜磁気ヘッド及び磁気記録装置を提供することである。

上述した課題を解決するため、本発明に係る薄膜磁気ヘッドでは、書き込み素子書き込み素子は、下部ヨークと、下部ポールと、上部ヨークと、上部ポールと、ギャップ膜と、下部コイルと、上部コイルとを含んでいる。

前記下部ポールは、媒体対向面側において、前記下部ヨークの前記一面上に突設され、前記ギャップ膜と隣接する端部がトラック幅の縮小された部分となっている。

前記上部ヨークは、前記下部ヨークに対して、間隔を隔てて配置され、前記媒体対向面を基準にして後方側のバックギャップ部により、前記下部ヨークと結合されている。

前記上部ポールは、前記ギャップ膜に隣接し、前記ギャップ膜を間に挟んで前記下部ポールと対向し、最上面が前記上部ヨークの一面に隣接している。

前記下部コイルは、前記下部ヨークの前記一面を基準にした前記下部ポールの高さ内で、前記バックギャップ部の周りを、スパイラル状に周回している。

前記上部コイルは、前記上部ヨークの前記一面を基準にした前記上部ポールの高さを利用して、前記下部コイルの上方に配置され、前記バックギャップ部の周りを、スパイラル状に周回している。

前記ギャップ膜は、前記下部ポールの前記高さ、及び、前記上部ポールの前記高さによって定まるポール長さの中間に位置する。

上述したように、本発明に係る薄膜磁気ヘッドでは、下部ポールは、媒体対向面側において、下部ヨークの一面上に突設されており、上部ヨークは、下部ヨークに対して、間隔を隔てて配置され、媒体対向面を基準にして後方側のバックギャップ部により、下部ヨークと結合されており、上部ポールは、ギャップ膜に隣接し、ギャップ膜を間に挟んで前記下部ポールと対向し、最上面が上部ヨークの

一面に隣接しているから、下部ヨーク、下部ポール、ギャップ膜、上部ポール、上部ヨーク及びバックギャップ部を巡る薄膜磁気回路が形成される。ギャップ膜は変換ギャップとして動作する。

下部コイルは、バックギャップ部の周りを、スパイラル状に周回しており、上部コイルもバックギャップ部の周りを、スパイラル状に周回しているから、下部コイル及び上部コイルのコイルターン数の合計が、コイルターン数となる。このため、コイルターン数を増大させることができる。

下部コイルは、下部ヨークの一面を基準にした下部ポールの高さ内にあり、上部コイルは上部ヨークの一面を基準にした上部ポール部の高さを利用している。従って、下部コイルの高さを、下部ポールの高さによって定まる寸法まで拡大できる。同様に、上部コイルの高さも、上部ポールの高さに対応した寸法まで拡大できる。

しかも、上部コイルは、下部コイルの上方に配置されており、下部ヨークと上部ヨークとの間の間隔を利用したコイル階層構造が得られる。この構造によれば、同一平面上にコイルを配置する構造と異なって、コイルターン数を増大させながら、下部コイル及び上部コイルの幅を増大できる。また、コイル階層構造を採用したから、コイルターン数を増大させながら、ヨーク長を短くし、高周波特性を改善することができる。

上述したように、下部コイル及び上部コイルについて、合計コイルターン数を増大させながら、その高さ及び幅を増大させることができるから、必然的にコイル断面積も増大する。このため、コイルターン数を増大させながら、コイル抵抗値を下げ、発熱量を低減させることができる。

さらに、下部コイルは、下部ポールの高さ内にあり、上部コイルは上部ポール部の高さを利用しており、ギャップ膜は下部ポールの高さ、及び、上部ポールの高さによって定まるポール長さの中間に位置するから、コイル階層構造をとったにもかかわらず、ギャップ膜の下側に位置する下部ポールの高さと、ギャップ膜の上側に位置する上部ポールの高さとをバランスさせることができる。このため、ABSを研磨した場合に、ギャップ膜の両側における下部ポール及び上部ポールの研磨量を均一化し、研磨の不均衡に起因するヘッドとメディアの衝突を回避し、

高密度記録に不可欠なスライダの低浮上量化の要請に応えることができる。

本発明に係る薄膜磁気ヘッドにおいて、下部コイルは、第1のコイル及び第2のコイルを含むことができる。第1のコイル及び第2のコイルの一方は、他方のコイルターン間のスペースに、絶縁して嵌め込まれる。

第1のコイル及び第2のコイルの間に存在する絶縁膜は、例えば、Chemical vapor deposition（以下、CVDと称する）を適用して、 $0.1\text{ }\mu\text{m}$ 程度の極薄膜の Al_2O_3 膜として形成できる。したがって、バックギャップ部と下部ポールとの間で、第1のコイル及び第2のコイルの断面積を最大化し、コイルターン数を維持したままで、コイル抵抗値を下げ、発熱量を低減することができる。これにより、書き込み動作時に、ポールにおけるサーマルプロトリュージョンの発生を抑制し、ヘッドクラッシュ及び磁気記録媒体上の磁気記録の損傷若しくは破壊を回避し、延いては、高記録密度のための低浮上量の要求に応えることができることになる。

第1のコイル及び第2のコイルは、一方が、他方のコイルターン間のスペースに、第2の絶縁膜を介して嵌め込まれているから、コイル導体の配線密度が高くなる。このため、同一のターン数を保った状態では、ヨーク長YLを短くすることができる。

第1のコイル及び第2のコイルは同一方向の磁束を生じるように接続される。第1のコイル及び第2のコイルは、巻き方向が同一になるので、第1のコイルの内端と、第2のコイルの外端とを接続した直列接続構造をとることにより、同一方向の磁束を生じさせることができる。あるいは、第1のコイル及び第2のコイルを並列に接続して、同一方向の磁束を生じるようにしてもよい。この場合は、ターン数は少なくなるが、コイル抵抗値を低減できる。

上部コイルは、第3のコイルと、第4のコイルとを含んでもよい。前記第3のコイル及び前記第4のコイルは、一方が、他方のコイルターン間のスペースに、第4の絶縁膜を介して嵌め込まれる。前記第3のコイル及び前記第4のコイルは、同一方向の磁束を生じるように互いに接続され、さらに前記下部コイルに対して、同一方向の磁束を生じるように接続される。この態様の薄膜磁気ヘッドでは、追加的な第3のコイル及び第4のコイルにより、コイルターン数が増大さ

れ、書き込みのための起磁力が増大する。

本発明に係る薄膜磁気ヘッドにおいて、前記下部ポールは、複数の下部ポール膜を含むことができる。この場合、第1の下部ポール膜は、前記下部ヨークによって構成される。第2の下部ポール膜は、前記第1の下部ポール膜に隣接し、一面が、前記下部コイルと同じ高さ位置となるように平坦化される。他の下部ポール膜は、前記第2の下部ポール膜の上で、順次に隣接して設けられ、表面がその周りに設けられた絶縁膜と同一の高さで平坦化される。前記他の下部ポール膜のうち、最上層の下部ポール膜は、前記ギャップ膜と隣接する。

上述したように、第2の下部ポール膜は、一面が、下部コイルと同じ高さ位置となるように平坦化されているから、その平坦化面に、絶縁膜を、均一な膜厚となるように形成することができる。従来、下部ポールの高さを小さくすると、コイルをカバーしているフォトレジストが、フォトリソグラフィプロセスにおいて後退し、コイルが露出し、その結果、コイル間ショート、さらには下部ポールとコイルとの間で、ショートが発生していた。本発明では、第2の下部ポール膜及びコイルの表面を、均一な膜厚の絶縁膜を形成できるように平坦化してあるから、平坦化面に付与された絶縁膜によって、コイルを保護し、第2の下部ポール膜の高さ（ABSからコイルの方向に図った距離）を短縮した場合でも、コイルがダメージを受けるのを防止することができる。

また、下部コイルを構成する第1のコイル及び第2のコイルに対して、共通の絶縁膜を付与することができるので、下部コイルの上面に対する絶縁構造が簡単化される。また、下部コイルの上に更に他の構成部分を形成する際に、安定したベースを提供し、他の構成部分を高精度のパターンとして形成することが可能になる。

より具体的な構造として、下部ポールは、第3の下部ポール膜及び第4の下部ポール膜を含むことができる。第3の下部ポール膜は前記第2の下部ポール膜に隣接し、第4の下部ポール膜は前記第3の下部ポール膜に隣接して最上層を構成している。

前記上部ポールも、複数の上部ポール膜を含み、前記複数の上部ポール膜は前記ギャップ膜の上に順次に隣接し、最上層の上部ポール膜が前記上部ヨークに隣

接する。

より具体的には、上部ポールは、第1の上部ポール膜乃至第3の上部ポール膜を含み、前記第1の上部ポール膜は前記ギャップ膜に隣接し、前記第2の上部ポール膜は前記第1の上部ポール膜に隣接し、前記第3の上部ポール膜は前記第2の上部ポール膜に隣接している。

本発明に係る薄膜磁気ヘッドは、コイル接続導体を含んでいる。前記コイル接続導体は、第1の接続導体膜乃至第6の接続導体膜を含む。

前記第1の接続導体膜は、前記第1のコイル膜の内端であり、その表面が、前記第1のコイル、前記第2のコイル及び前記第2の下部ポール膜と同一の高さで平坦化されている。

前記第2の接続導体膜は、前記第1の接続導体膜と同じ材料で構成され、前記第1の接続導体膜の前記表面に形成され、その表面が、前記第2の下部ポール膜に隣接する第3の下部ポール膜、と同一の高さで平坦化されている。

前記第3の接続導体膜は前記第2の接続導体膜に隣接し、前記第4の接続導体膜は前記第3の接続導体膜に隣接し、前記第5の接続導体膜は前記第4の接続導体膜に隣接し、前記第6の接続導体膜は前記第5の接続導体膜に隣接する。

また、前記バックギャップ部は、第1乃至第6のバックギャップ膜を含む。前記第1のバックギャップ膜は、前記第1の下部ポール膜と同一の材料でなり、前記下部ヨークの前記一面に隣接して形成され、その表面が、前記第1のコイル、前記第2のコイル及び前記第2の下部ポール膜と同一の高さで平坦化されている。

前記第2のバックギャップ膜は、前記第3の下部ポール膜と同じ材料で構成され、前記第1のバックギャップ膜に隣接して形成され、その表面が、前記第3の下部ポール膜と同一の高さで平坦化されている。

前記第3のバックギャップ膜は、前記第2のバックギャップ膜に隣接する。前記第4のバックギャップ膜は前記第3のバックギャップ膜に隣接する。前記第5のバックギャップ膜は前記第4のバックギャップ膜に隣接する。前記第6のバックギャップ膜は前記第5のバックギャップ膜に隣接する。

上記構造によれば、コイル接続導体を構成する第1乃至第6の接続導体膜、及び、バックギャップ膜を構成する第1乃至第6のバックギャップ膜を、それぞれ

に要求される所定のプロセスにより、同一平坦面上で形成できるので、製造が容易である。

更に具体的には、前記第 3 の下部ポール膜、前記第 2 の接続導体膜及び第 2 のバックギャップ膜は、表面が互いに同一の高さで平坦化されている。第 4 の下部ポール膜、前記第 3 の接続導体膜及び第 3 のバックギャップ膜は、表面が互いに同一の高さで平坦化されている。前記第 1 の上部ポール膜、前記第 4 の接続導体膜及び第 4 のバックギャップ膜は、表面が互いに同一の高さで平坦化されている。前記第 2 の上部ポール膜、前記第 5 の接続導体膜及び第 5 のバックギャップ膜は、表面が互いに同一の高さで平坦化されている。前記第 3 の上部ポール膜、前記第 6 の接続導体膜及び前記第 6 のバックギャップ膜は、表面が、前記第 3 のコイル及び前記第 4 のコイルの表面と、同一の高さで平坦化されている。前記上部ヨークは、両端が前記第 3 の上部ポール膜及び前記第 6 のバックギャップ膜に隣接する。

上記構造によれば、コイル接続導体を構成する第 1 乃至第 6 の接続導体膜、及び、バックギャップ膜を構成する第 1 乃至第 6 のバックギャップ膜を、下部ポール膜及び上部ポール膜とを、それぞれに要求される所定のプロセスにより、同一平坦面上で形成できるので、製造が容易である。

さらに、本発明は、下部ポールが、複数の下部ポール膜を順次に隣接させた構造となるので、これらのポール膜のそれぞれに適した磁性材料、及び、プロセスを選択し、狭トラックで、書き込み性能の高い書き込み素子を実現できる。例えば、下部ポールを、飽和磁束密度の高い磁性材料 CoFeN (2.4 T) を用いて構成することにより、コイルで発生した磁束を、途中飽和を生じさせることなく、書き込みポール領域に有効に到達させ、フラックスロスの少ない書き込み素子を実現できる。

上部ポール P 2 が形成される段階では、既に、下部ポール P 1 の大部分が形成されているから、上部ポール P 2 は、それに適した材料及びプロセスによって形成できる。上部ポール P 2 を、HiBs 材の CoFe_x 、 FeN_x で構成し、この上部ポール P 2 に対し、 CoNiFe のメッキ層またはアルミナ絶縁膜をマスクに、Reactive Ion Etching (以下 RIE と称する) を、最終形状の途中まで施し、最終形状を Ion

Beam Etching（以下、IBE と称する）で行なうことが可能であり、トラック幅をフォトリソグラフィの限界以上に狭く形成することができる。具体的には、 150 GB/in^2 ・ 200 GB/in^2 に必要とされる $0.1\text{ }\mu\text{m}$ 以下のトラック幅を正確に実現することで可能である。そのため、これまで量産では不可能とされていた $0.1\sim 0.2\text{ }\mu\text{m}$ 以下のトラック幅が正確にコントロールできる。

また、上部ポールを、HiBs 材で全体的に高く形成することが可能なため、磁気ボリュームを増大させることができる。上述した構造の上部ポールは、アルミナ Mask 材を用いることにより、従来よりも狭いトラック幅となるように形成できる。そのため上部ポールについて、その先端の磁気ボリュームを減少させることなく、 150 GB/in^2 ・ 200 GB/in^2 の上部ポールを正確に形成できる。

本発明は、更に、薄膜磁気ヘッドとヘッド支持装置とを組み合わせた磁気ヘッド装置、及び、この磁気ヘッド装置と磁気記録媒体（ハードディスク）とを組み合わせた磁気記録再生装置、薄膜磁気ヘッドの製造方法についても開示する。

本発明の他の目的、構成及び利点については、添付図面を参照し、更に詳しく説明する。図面は単なる例示にすぎない。

BRIEF DESCRIPTION OF DRAWINGS

図 1 は、本発明に係る薄膜磁気ヘッドを、ABS 側から見た図；

図 2 は、図 1 に示した薄膜磁気ヘッドの断面図；

図 3 は、図 1 及び図 2 に示した薄膜磁気ヘッドの電磁変換部分の構造を、拡大して示す断面図；

図 4 は、図 3 に示した電磁変換部分を ABS 側から見た図；

図 5 は、図 3、図 4 に示した電磁変換部分における書き込み素子のコイル構造を示す平面図；

図 6 は、本発明に係る薄膜磁気ヘッドの電磁変換部分について、別の実施例を、拡大して示す断面図；

図 7 は、図 6 に示した電磁変換部分を ABS 側から見た図；

図 8 は、図 3 乃至図 5 に示した電磁変換部を持つ薄膜磁気ヘッドの製造プロセスを示す図；

図 9 は、図 8 に示したプロセスの後のプロセスを示す図；

図10は、図9に示したプロセスの後のプロセスを示す図；
図11は、図10に示したプロセスの後のプロセスを示す図；
図12は、図11に示したプロセスの後のプロセスを示す図；
図13は、図12に示したプロセスの後のプロセスを示す図；
図14は、図13に示したプロセスの後のプロセスを示す図；
図15は、図14に示したプロセスの後のプロセスを示す図；
図16は、図15に示したプロセスの後のプロセスを示す図；
図17は、図16に示したプロセスの後のプロセスを示す図；
図18は、図17に示したプロセスの後のプロセスを示す図；
図19は、図18に示したプロセスの後のプロセスを示す図；
図20は、図19に示したプロセスの後のプロセスを示す図；
図21は、図20に示したプロセスの後のプロセスを示す図；
図22は、図21に示したプロセスの後のプロセスを示す図；
図23は、図22に示したプロセスの後のプロセスを示す図；
図24は、図23に示したプロセスの後のプロセスを示す図；
図25は、図24に示したプロセスの後のプロセスを示す図；
図26は、図25に示したプロセスの後のプロセスを示す図；
図27は、図26に示したプロセスの後のプロセスを示す図；
図28は、図27に示したプロセスの後のプロセスを示す図；
図29は、図28に示したプロセスの後のプロセスを示す図；
図30は、図29に示したプロセスの後のプロセスを示す図；
図31は、図30に示したプロセスの後のプロセスを示す図；
図32は、図31に示したプロセスの後のプロセスを示す図；
図33は、図32に示したプロセスの後のプロセスを示す図；
図34は、図33に示したプロセスの後のプロセスを示す図；
図35は、図34に示したプロセスを経て得られた書き込み素子を、ABS側から見た図；
図36は、図35の36-36線に沿った断面図；
図37は、図35、図36に示したプロセスの後のプロセスを示す図；

図38は、図37に示したプロセスの後のプロセスを示す図；
図39は、図38に示したプロセスの後のプロセスを示す図；
図40は、図39の40－40線に沿った断面図；
図41は、図39、図40に示したプロセスの後のプロセスを示す図；
図42は、図41の42－42線に沿った断面図；
図43は、図41、図42に示したプロセスの後のプロセスを示す図；
図44は、図43の44－44線に沿った断面図；
図45は、図43、図44に示したプロセスの後のプロセスを示す図；
図46は、図45の46－46線に沿った断面図；
図47は、図45、図46に示したプロセスの後のプロセスを示す図；
図48は、図46、図47に示したプロセスの後のプロセスを示す図；
図49は、図6、図7に示した電磁変換部を持つ薄膜磁気ヘッドの製造プロセスを示す図；

図50は、図49に示したプロセスの後のプロセスを示す図；
図51は、図50に示したプロセスの後のプロセスを示す図；
図52は、図51に示したプロセスの後のプロセスを示す図；
図53は、図52に示したプロセスの後のプロセスを示す図；
図54は、図53に示したプロセスの後のプロセスを示す図；
図55は、図54に示したプロセスの後のプロセスを示す図；
図56は、図55に示したプロセスの後のプロセスを示す図；
図57は、図56に示したプロセスの後のプロセスを示す図；
図58は、図57に示したプロセスの後のプロセスを示す図；
図59は、図58に示したプロセスの後のプロセスを示す図；
図60は、図59に示したプロセスの後のプロセスを示す図；
図61は、図60に示したプロセスの後のプロセスを示す図；
図62は、図61に示したプロセスの後のプロセスを示す図；
図63は、図62の63－63線に沿った断面図；
図64は、図62、63に示したプロセスの後のプロセスを示す図；
図65は、図64の65－65線に沿った断面図；

図 6 6 は、図 6 4、図 6 5 に示したプロセスの後のプロセスを示す図；
図 6 7 は、図 6 6 の 6 7－6 7 線に沿った断面図；
図 6 8 は、図 6 6、図 6 7 に示したプロセスの後のプロセスを示す図；
図 6 9 は、図 6 8 の 6 9－6 9 線に沿った断面図；
図 7 0 は、図 6 8、図 6 9 に示したプロセスの後のプロセスを示す図；
図 7 1 は、図 7 0 の 7 1－7 1 線に沿った断面図；
図 7 2 は、図 7 0、図 7 1 に示したプロセスの後のプロセスを示す図；
図 7 3 は、図 7 2 に示したプロセスの後のプロセスを示す図；
図 7 4 は、図 7 3 に示したプロセスの後のプロセスを示す図；
図 7 5 は、図 7 4 に示したプロセスの後のプロセスを示す図；
図 7 6 は、図 7 5 の状態を A B S 側から見た図；
図 7 7 は、図 7 6 に示したプロセスの後のプロセスを示す図；
図 7 8 は、図 7 7 に示したプロセスの後のプロセスを示す図；
図 7 9 は、図 7 8 の状態を A B S 側から見た図；
図 8 0 は、本発明に係る薄膜磁気ヘッドを用いた磁気ヘッド装置の正面図；
図 8 1 は、図 8 0 に示した磁気ヘッド装置を底面側（A B S 側）から見た図；
及び

図 8 2 は、本発明に係る薄膜磁気ヘッド及び磁気ヘッド装置と磁気記録媒体とを組み合わせた磁気記録再生装置を概略的に示す斜視図である。

DETAILED DESCRIPTION OF THE PREFERRED EMBODIMENTS

1. 薄膜磁気ヘッド

図 1～図 4 を参照すると、本発明に係る薄膜磁気ヘッドは、スライダ 5 と、書き込み素子 2 と、読取素子 3 とを含む。スライダ 5 は、例えば、 $\text{Al}_2\text{O}_3\cdot\text{TiC}$ 等である基体 1 5 の表面に、 Al_2O_3 、 SiO_2 等の絶縁膜 1 6 を設けた（図 3 参照）セラミック構造体である。スライダ 5 は、媒体対向面に浮上特性制御用の幾何学的形状を有している。そのような幾何学的形状の代表例として、図示では、A B S 側の基底面 5 0 に、第 1 の段部 5 1、第 2 の段部 5 2、第 3 の段部 5 3、第 4 の段部 5 4、及び、第 5 の段部 5 5 を備える例を示してある。基底面 5 0 は、矢印 F 1 で示す空気の流れ方向に対する負圧発生部となり、第 2 の段部 5 2 及び第 3 の

段部 5 3 は、第 1 の段部 5 1 から立ち上がるステップ状の空気軸受けを構成する。第 2 の段部 5 2 及び第 3 の段部 5 3 の表面は、ABS となる。第 4 の段部 5 4 は、基底面 5 0 からステップ状に立ち上がり、第 5 の段部 5 5 は第 4 の段部 5 4 からステップ状に立ちあがっている。電磁変換素子 2、3 は第 5 の段部 5 5 に設けられている。

電磁変換素子 2、3 は、書き込み素子 2 と、読取素子 3 とを含む。書き込み素子 2 及び読取素子 3 は、空気の流れ方向 A で見て、空気流出端（トレーリングエッジ）の側に備えられている。

図 3、図 4 を参照するに、書き込み素子 2 は、下部ヨーク 2 1 1 と、上部ヨーク 2 2 4 と、アルミナ等なるギャップ膜 2 4 と、下部ポール P 1 と、上部ポール P 2 と、下部コイル 2 3 1、2 3 2 と、上部コイル 2 3 3、2 3 4 と、更に、バックギャップ部（2 1 6～2 1 8）、（2 2 5～2 2 7）とを有している。「下部」及び「上部」という表現は、図示実施例を参照する限りの表現であって、上下関係が、逆転する場合もありえる。

下部ヨーク 2 1 1 は、絶縁膜 3 4 によって支持され、その表面は実質的に平坦な平面となっている。絶縁膜 3 4 は、例えば、 Al_2O_3 、 SiO_2 、 AlN または DLC 等の無機絶縁材料によって構成される。上部ヨーク 2 2 4 は、下部ヨーク 2 1 1 とはインナーギャップを介して向き合っている。

下部ヨーク 2 1 1 及び上部ヨーク 2 2 4 は、例えば、NiFe、CoFe、CoFeN、CoNiFe、FeN または FeZrN 等の磁性材料から選択することができる。下部ヨーク 2 1 1 及び上部ヨーク 2 2 4 のそれぞれは、各膜厚が、例えば、0.25～3 μm の範囲に設定される。このような下部ヨーク 2 1 1、上部ヨーク 2 2 4 はフレイムメッキ法によって形成できる。

図示実施例において、下部ヨーク 2 1 1 は、CoFeN または CoNiFe のいずれかによって構成するものとする。上部ヨーク 2 2 4 も、CoNiFe や CoFeN で構成することができる。

下部ヨーク 2 1 1 及び上部ヨーク 2 2 4 の先端部は、微小厚みのギャップ膜 2 4 を隔てて対向する下部ポール P 1 及び上部ポール P 2 の一部を構成しており、下部ポール P 1 及び上部ポール P 2 において書き込みを行なう。ギャップ膜 2 4

は、非磁性金属膜またはアルミナ等の無機絶縁膜によって構成される。

下部ポールP 1は、下部ヨーク 2 1 1の端部によって構成される第1の下部ポール膜 2 1 1の上に、第2の下部ポール膜 2 1 2、第3の下部ポール膜 2 1 3及び第4の下部第4の下部ポール膜 2 1 4を、この順序で積層した構造を有する。第2の下部ポール膜 2 1 2、第3の下部ポール膜 2 1 3及び第4の下部ポール膜 2 1 4は、CoFeN または CoNiFe のいずれかによって構成することができる。

第2の下部ポール膜 2 1 2は、第1のコイル 2 3 1及び第2のコイル 2 3 2の前方において、第1の下部ポール膜 2 1 1に隣接し、一面が、第1のコイル 2 3 1及び第2のコイル 2 3 2と同じ高さ位置となるように平坦化されている。

第3の下部ポール膜 2 2 3は、第2の下部ポール膜 2 1 2の上に隣接して設けられ、表面がその周りに設けられた絶縁膜 2 5 5と同一の高さで平坦化されている。

最上層の第4の下部ポール膜 2 2 4は、ギャップ膜 2 4と隣接し、ギャップ膜 2 4と隣接する領域の後方に、凹部 2 9 1と、凹部 2 9 1によって膜厚の減少された部分とを有し、凹部 2 9 1を構成する端がスロートハイトを決定する。

ギャップ膜 2 4は、下部ポールP 1の高さ、及び、上部ポールP 2の高さによって定まるポール長さの中間に位置する。

下部コイルを構成する第1のコイル 2 3 1及び第2のコイル 2 3 2は、下部ヨーク 2 1 1の一面を基準にした下部ポールP 1の高さ内で、バックギャップ部(2 1 6～2 1 8)の周りを、スパイラル状に周回している。図示実施例において、第1のコイル 2 3 1及び第2のコイル 2 3 2は、一方が、他方のコイルターン間のスペースに嵌め込まれ、絶縁膜 2 5 2によって互いに絶縁されている。第1のコイル 2 3 1及び第2のコイル 2 3 2は、コイル接続導体となる第1の接続導体膜 2 8 1により、同一方向の磁束を生じるように互いに接続されている。

図示実施例において、第1のコイル 2 3 1は、スパイラル状であって、下部ヨーク 2 1 1の平坦な一面に形成された絶縁膜 2 5 1の面上に配置され、絶縁膜 2 5 1の面に対して垂直となる1つの軸の周りを平面状に周回する。第1のコイル 2 3 1は、Cu (銅)などの導電金属材料によって構成される。絶縁膜 2 5 1は、Al₂O₃、SiO₂、AlN または DLC 等の無機絶縁材料によって構成される。

第2のコイル232もスパイラル状であって、第1のコイル231のコイルターン間のスペースに、絶縁膜252により絶縁して嵌め込まれ、軸の周りを平面状に周回する。第2のコイル232も、Cu（銅）などの導電金属材料によって構成される。絶縁膜252も、 Al_2O_3 、 SiO_2 、 AlN または DLC 等の無機絶縁材料によって構成される。

第1のコイル231及び第2のコイル232の周りは、絶縁膜253によって埋められている（図3参照）。絶縁膜253も、 Al_2O_3 、 SiO_2 、 AlN または DLC 等の無機絶縁材料によって構成される。

第1のコイル231及び第2のコイル232を互いに絶縁する絶縁膜252は、例えば、CVDを適用して、 $0.1\mu\text{m}$ 程度の極薄膜の Al_2O_3 膜として形成できる。したがって、バックギャップ膜216とポールP1、P2との間で、第1のコイル231及び第2のコイル232の断面積を最大化し、コイルターン数を維持したままで、コイル抵抗値を下げ、発熱量を低減することができる。これにより、書き込み動作時に、ポールP1、P2におけるサーマルプロトリュージョンの発生を抑制し、ヘッドクラッシュ及び磁気記録媒体上の磁気記録の損傷若しくは破壊を回避し、延いては、高記録密度のための低浮上量の要求に応えることができることになる。

第2のコイル232は、第1のコイル231のコイルターン間のスペースに、絶縁膜252を介して嵌め込まれているから、コイル導体の配線密度が高くなる。このため、同一のターン数を保った状態では、ヨーク長YL（図3参照）を短くすることができる。

第1のコイル231及び第2のコイル232は、同一方向の磁束を生じるように接続される。第1のコイル231及び第2のコイル232は、巻き方向が同一になるので、第1のコイル231の内端281と、第2のコイル232の外端283とを、接続導体282で接続した直列接続構造をとることにより、同一方向の磁束を生じさせることができる。第1のコイル231の外端286は接続導体285により端子284に接続され、更に、リード導体291により外部に導かれ、取り出し電極に接続される。第2のコイル232の内端287は接続導体288により、端子289に接続され、更に、リード導体により外部に導かれ、取

り出し電極に接続される。

図5の図示とは異なって、第1のコイル231及び第2のコイル232を並列に接続して、同一方向の磁束を生じるようにしてもよい。この場合は、ターン数は少なくなるが、コイル抵抗値を低減できる。

上部コイルは、第3のコイル233と、第4のコイル234とを含む。上部コイル233、234は、上部ヨーク224の一面を基準にした上部ポールP2の高さを利用して、下部コイル231、232の上方に配置され、バックギャップ部(225～227)の周りを、スパイラル状に周回している。第3のコイル233及び第4のコイル234は、第1のコイル231及び第2のコイル232の上に、絶縁膜255～258によって絶縁して積層され、一方が、他方のコイルターン間のスペースに、絶縁膜271によって絶縁して嵌め込まれている。第3のコイル233及び第4のコイル234は、第1及び第2のコイル231、232とともに、同一方向の磁束を生じる。

第1のコイル231～第4のコイル234は、第1の接続導体膜281～第6の接続導体膜286によって接続されている。第1の接続導体膜281～第6の接続導体膜286のうち、第1の接続導体膜281は、第1のコイル231の内端であり、その表面が、第1のコイル231、第2のコイル232、第2の下部ポール膜212及び第1のバックギャップ膜216と同一の高さで平坦化されている。第1の接続導体膜281、第1のコイル231、第2のコイル232、第2の下部ポール膜212及び第1のバックギャップ膜216の周りは、絶縁膜253によって埋められている。平坦化された表面は、絶縁膜254によってカバーされている。

第2の接続導体膜282は第1の接続導体膜281に隣接する。第2の接続導体膜282は、第1の接続導体膜281と同じ材料で構成され、第1の接続導体膜281の表面に形成され、その表面が、第2の下部ポール膜212に隣接する第3の下部ポール膜213と同一の高さで平坦化されている。

第3の接続導体膜283は第2の接続導体膜282に隣接する。第4の接続導体膜284は第3の接続導体膜283に隣接する。第5の接続導体膜285は第4の接続導体膜284に隣接する。第6の接続導体膜286は第5の接続導体膜

285に隣接している。上述した第2乃至第6の接続導体膜282～286により、第1のコイル231の内端である第1の接続導体膜281が、第3のコイル233の内端である第6の接続導体膜286に接続される。

バックギャップ部は、さらに、第2のバックギャップ膜217～第6のバックギャップ膜227を含む。第2のバックギャップ膜217は第1のバックギャップ膜216に隣接する。第3のバックギャップ膜218は第2のバックギャップ膜217に隣接する。第4のバックギャップ膜225は第3のバックギャップ膜218に隣接する。第5のバックギャップ膜226は第4のバックギャップ膜225に隣接する。第6のバックギャップ膜227は第5のバックギャップ膜226に隣接する。第3のコイル233及び第4のコイル234は第6のバックギャップ膜227の周りを周回する。

上部ポールP2は、第1の上部ポール膜221乃至第3の上部ポール膜223を含む。第1の上部ポール膜221はギャップ膜24に隣接する。第1の上部ポール膜221は、内端縁が、第4の下部ポール膜214のスロートハイトTHを決める内端にほぼ一致する。

第2の上部ポール膜222は第1の上部ポール膜221に隣接している。第3の上部ポール膜223は、第2の上部ポール膜222に隣接している。第3の上部ポール膜223は、第1の上部ポール膜221及び第2の上部ポール膜222の先端面の位置するABSから若干後退した位置にあり、その前面が絶縁膜272によって閉じられている。

上記の構成において、第3の下部ポール膜213、第2の接続導体膜282及び第2のバックギャップ膜217は、絶縁膜254とともに、表面が互いに同一の高さで平坦化されている。

第1の上部ポール膜221、第4の接続導体膜284、第4のバックギャップ膜225及び第4の接続導体膜284は、絶縁膜257とともに、表面が互いに同一の高さで平坦化されている。

第2の上部ポール膜222、第5の接続導体膜285及び第5のバックギャップ膜226は、絶縁膜258とともに、表面が互いに同一の高さで平坦化されている。

第3の上部ポール膜223、第6の接続導体膜286及び第6のバックギャップ膜227は、絶縁膜272とともに、表面が、第3のコイル233及び第4のコイル234の表面と、同一の高さで平坦化されており、

上部ヨーク224は、両端が第3の上部ポール膜223及び第6のバックギャップ膜227に隣接する。上部ヨーク224は、平坦化された第3のコイル233及び第4のコイル234の表面をカバーする絶縁膜273の上に設けられ、絶縁膜273によって第3のコイル233及び第4のコイル234から絶縁されている。上部ヨーク224は、ABS52、53の後方に延び、バックギャップ膜216～218、225～227において、下部ヨーク211に結合されている。これにより、下部ヨーク211、下部ポール部P1、ギャップ膜24、上部ポールP2、上部ヨーク224及びバックギャップ膜216～218、225～227を巡る薄膜磁気回路が完結する。

保護膜274は、書き込み素子2の全体を覆っている。保護膜274は、 Al_2O_3 または SiO_2 等の無機絶縁材料で構成されている。

読取素子3の付近には、第1のシールド膜31と、絶縁膜32と、第2のシールド膜33とが備えられている。第1のシールド膜31及び第2のシールド膜33は、NiFe等によって構成される。第1のシールド膜31は、 Al_2O_3 、 SiO_2 等の絶縁膜16の上に形成されている。絶縁膜16は $\text{Al}_2\text{O}_3\cdot\text{TiC}$ 等である基体15の表面に形成されている。

読取素子3は、第1のシールド膜31及び第2のシールド膜33の間の絶縁膜32の内部に配置されている。読取素子3は、端面がABS52、53に臨んでいる。読取素子3は、巨大磁気抵抗効果素子（GMR素子）を含む。GMR素子は、スピバルブ膜または強磁性トンネル接合素子の何れかによって構成することができる。

上述した薄膜磁気ヘッドについて、その全体を観察すると、まず、図4に示すように、下部ヨーク211の端部、第2の下部ポール膜212及び第3の下部ポール膜213は、ABSのトラック幅方向に広がりを見せているが、第4の下部ポール膜214は、その上端側が、両側から、狭トラック幅PWとなるように削減されており、その上に積層されているギャップ膜24、第1の上部ポール膜2

2 1、第2の上部ポール膜2 2 2、第3の上部ポール膜2 2 3及び上部ヨーク2 2 4の端部によって構成される。第4の上部ポール膜2 2 4も、第4の下部ポール膜2 1 4とほぼ同じ狭トラック幅PWとなっている。これにより、高密度記録に対応した狭トラック幅PWが得られる。

次に、図5を参照すると、第1及び第2のコイル2 3 1、2 3 2は、バックギャップ膜2 1 6の周りを周回している。図示が複雑になるため、省略されているが、この上に第3のコイル2 3 3及び第4のコイル2 3 4が備えられ、これらは、第1及び第2のコイル2 3 1、2 3 2と直列に接続される。

上述したように、本発明に係る薄膜磁気ヘッドでは、下部ポールP 1は、媒体対向面側において、下部ヨーク2 1 1の一面上に突設されており、上部ヨーク2 2 4は、下部ヨーク2 1 1に対して、間隔を隔てて配置され、媒体対向面を基準にして後方側のバックギャップ部(2 1 6～2 1 8)、(2 2 5～2 2 7)により、下部ヨーク2 1 1と結合されている。上部ポールP 2は、ギャップ膜2 4を間に挟んで、下部ポールP 1と対向し、最上面が上部ヨーク2 2 4の一面に隣接している。従って、下部ヨーク2 1 1、下部ポールP 1、ギャップ膜2 4、上部ポールP 2、上部ヨーク2 2 4及びバックギャップ部(2 1 6～2 1 8)、(2 2 5～2 2 7)を巡る薄膜磁気回路が形成される。ギャップ膜2 4は変換ギャップとして動作する。

下部コイル2 3 1、2 3 2は、バックギャップ部(2 1 6～2 1 8)の周りを、スパイラル状に周回しており、上部コイル2 3 3、2 3 4もバックギャップ部(2 2 5～2 2 7)の周りを、スパイラル状に周回しているから、下部コイル2 3 1、2 3 2及び上部コイル2 3 3、2 3 4のコイルターン数の合計が、コイルターン数となる。このため、コイルターン数を増大させることができる。

下部コイル2 3 1、2 3 2は、下部ヨーク2 1 1の一面を基準にした下部ポールP 1の高さ内にあり、上部コイル2 3 3、2 3 4は上部ヨーク2 2 4の一面を基準にした上部ポールP 2の高さを利用している。従って、下部コイル2 3 1、2 3 2の高さを、下部ポールP 1の高さによって定まる寸法まで拡大できる。同様に、上部コイル2 3 3、2 3 4の高さも、上部ポールP 2の高さに対応した寸法まで拡大できる。

しかも、上部コイル 2 3 3、2 3 4 は、下部コイル 2 3 1、2 3 2 の上方に配置されており、下部ヨーク 2 1 1 と上部ヨーク 2 2 4 との間の間隔（インナーギャップ）を利用したコイル階層構造が得られる。この構造によれば、同一平面上にコイルを配置する構造と異なって、コイルターン数を増大させながら、下部コイル 2 3 1、2 3 2 及び上部コイル 2 3 3、2 3 4 の幅を増大できる。また、コイル階層構造を採用したから、コイルターン数を増大させながら、ヨーク長 YL を短くし、高周波特性を改善することができる。

上述したように、下部コイル 2 3 1、2 3 2 及び上部コイル 2 3 3、2 3 4 について、合計コイルターン数を増大させながら、その高さ及び幅を増大させることができるから、必然的にコイル断面積も増大する。このため、コイルターン数を増大させながら、コイル抵抗値を下げ、発熱量を低減させることができる。

更に、下部コイル 2 3 1、2 3 2 は、下部ポール P 1 の高さ内にあり、上部コイル 2 3 3、2 3 4 は上部ポール P 2 の高さを利用しており、ギャップ膜 2 4 は下部ポール P 1 の高さ、及び、上部ポール P 2 の高さによって定まるポール長さの中間に位置するから、コイル階層構造をとったにもかかわらず、ギャップ膜 2 4 の下側に位置する下部ポール P 1 の高さ、と、ギャップ膜 2 4 の上側に位置する上部ポール P 2 の高さとをバランスさせることができる。このため、ABS を研磨した場合に、ギャップ膜 2 4 の両側における下部ポール P 1 及び上部ポール P 2 の研磨量を均一化し、研磨の不均衡に起因するヘッドとメディアの衝突を回避し、高密度記録に不可欠なスライダの低浮上量化の要請に応えることができる。

図示実施例において、下部コイル 2 3 1、2 3 2 は、第 1 のコイル 2 3 1 及び第 2 のコイル 2 3 2 を含む。第 1 のコイル 2 3 1 及び第 2 のコイル 2 3 2 の一方は、他方のコイルターン間のスペースに、絶縁して嵌め込まれる。

第 1 のコイル 2 3 1 及び第 2 のコイル 2 3 2 の間に存在する絶縁膜 2 5 2 は、例えば、CVD を適用して、 $0.1\ \mu\text{m}$ 程度の極薄膜の Al_2O_3 膜として形成できる。したがって、バックギャップ部 2 1 6 ~ 2 1 8 と下部ポール P 1 との間で、第 1 のコイル 2 3 1 及び第 2 のコイル 2 3 2 の断面積を最大化し、コイルターン数を維持したままで、コイル抵抗値を下げ、発熱量を低減することができる。これにより、書き込み動作時に、ポール P 1、P 2 におけるサーマルプロトリュー

ジョンの発生を抑制し、ヘッドクラッシュ及び磁気記録媒体上の磁気記録の損傷若しくは破壊を回避し、延いては、高記録密度のための低浮上量の要求に応えることができることになる。

第1のコイル231及び第2のコイル232は、一方が、他方のコイルターン間のスペースに、絶縁膜252によって絶縁して嵌め込まれているから、コイル導体の配線密度が高くなる。このため、同一のターン数を保った状態では、ヨーク長YLを短くすることができる。

第1のコイル231及び第2のコイル232は、同一方向の磁束を生じるように接続される。第1のコイル231及び第2のコイル232は、巻き方向が同一になるので、第1のコイル231の内端と、第2のコイル232の外端とを接続した直列接続構造をとることにより、同一方向の磁束を生じさせることができる。あるいは、第1のコイル231及び第2のコイル232を並列に接続して、同一方向の磁束を生じるようにしてもよい。この場合は、ターン数は少なくなるが、コイル抵抗値を低減できる。

第3のコイル233及び第4のコイル234も、一方が、他方のコイルターン間のスペースに、絶縁膜271によって絶縁して嵌め込まれる。第3のコイル233及び第4のコイル234は、同一方向の磁束を生じるように互いに接続され、さらに下部コイル231、232に対して、同一方向の磁束を生じるように接続される。この態様の薄膜磁気ヘッドでは、追加的な第3のコイル233及び第4のコイル234により、コイルターン数が増大され、書き込みのための起磁力が増大する。

図示実施例において、下部ポールP1は、複数の下部ポール膜211～214を含む。第1の下部ポール膜211は、下部ヨーク211によって構成される。第2の下部ポール膜212は、第1の下部ポール膜211に隣接し、一面が、下部コイル231、232と同じ高さ位置となるように平坦化される。他の下部ポール膜213、214は、第2の下部ポール膜212の上で、順次に隣接して設けられ、表面がその周りに設けられた絶縁膜と同一の高さで平坦化される。最上層の第4の下部ポール膜214は、ギャップ膜24と隣接する。

上述したように、第2の下部ポール膜212は、一面が、下部コイル231、

2 3 2と同じ高さ位置となるように平坦化されているから、その平坦化面に絶縁膜2 5 4を、均一な膜厚となるように形成することができる。従来、下部ポールP 1の高さを小さくすると、第1のコイル2 3 1及び第2のコイル2 3 2をカバーしているフォトレジストが、フォトリソグラフィプロセスにおいて後退し、第1のコイル2 3 1及び第2のコイル2 3 2が露出し、その結果、コイル間ショート、さらには下部ポールP 1と、第1のコイル2 3 1及び第2のコイル2 3 2との間で、ショートが発生していた。本発明では、第2の下部ポール膜2 1 2、第1のコイル2 3 1及び第2のコイル2 3 2の表面を、均一な膜厚の絶縁膜2 5 4を形成できるように平坦化してあるから、平坦化面に付与された絶縁膜2 5 4によって、第1のコイル2 3 1及び第2のコイル2 3 2を保護し、第2の下部ポール膜2 1 2の高さ(ABSからコイルの方向に図った距離)を短縮した場合でも、第1のコイル2 3 1及び第2のコイル2 3 2がダメージを受けるのを防止することができる。

また、第1のコイル2 3 1及び第2のコイル2 3 2に対して、共通の絶縁膜2 5 4を付与することができるので、第1のコイル2 3 1及び第2のコイル2 3 2の上面に対する絶縁構造が簡単化される。しかも、第1のコイル2 3 1及び第2のコイル2 3 2の上に更に他の構成部分を形成する際に、安定したベースを提供し、他の構成部分を高精度のパターンとして形成することが可能になる。

図示実施例では、下部ポールP 1は、第3の下部ポール膜2 1 3及び第4の下部ポール膜2 1 4を含む。第3の下部ポール膜2 1 3は、第2の下部ポール膜2 1 2に隣接し、第4の下部ポール膜2 1 4は第3の下部ポール膜2 1 3に隣接して最上層を構成している。

上部ポールP 2も、複数の上部ポール膜2 2 1～2 2 3を含み、これらはギャップ膜2 4の上に順次に隣接し、最上層の上部ポール膜2 2 3が上部ヨーク2 2 4に隣接する。

より具体的には、上部ポールP 2は、第1の上部ポール膜2 2 1～第3の上部ポール膜2 1 3を含み、第1の上部ポール膜2 2 1はギャップ膜2 4に隣接し、第2の上部ポール膜2 2 2は第1の上部ポール膜2 2 1に隣接し、第3の上部ポール膜2 2 3は第2の上部ポール膜2 2 2に隣接している。

図示実施例の薄膜磁気ヘッドは、更に、コイル接続導体として機能する第１の接続導体膜乃至第６の接続導体膜２８１～２８６を含む。第１の接続導体膜２８１は、第１のコイル２３１の内端であり、その表面が、第１のコイル２３１、第２のコイル２３２及び第２の下部ポール膜２１２と同一の高さで平坦化されている。

第２の接続導体膜２８２は、第１の接続導体膜２８１と同じ材料で構成され、第１の接続導体膜２８１の表面に形成され、その表面が、第２の下部ポール膜２１２に隣接する第３の下部ポール膜２１３と同一の高さで平坦化されている。第２の接続導体膜２８２は、第１の接続導体膜２８１とは異なる材料で構成してもよい。

第３の接続導体膜２８３は第２の接続導体膜２８２に隣接し、第４の接続導体膜２８４は第３の接続導体膜２８３に隣接し、第５の接続導体膜２８５は第４の接続導体膜２８４に隣接し、第６の接続導体膜２８６は第５の接続導体膜２８５に隣接する。

また、第１のバックギャップ膜２１６は、第１の下部ポール膜２１１と同一の材料でなり、下部ヨーク２１１の一面に隣接して形成され、その表面が、第１のコイル２３１、第２のコイル２３２及び第２の下部ポール膜２１２と同一の高さで平坦化されている。

第２のバックギャップ膜２１７は、第３の下部ポール膜２１３と同じ材料で構成され、第１のバックギャップ膜２１６に隣接して形成され、その表面が、第３の下部ポール膜２１３と同一の高さで平坦化されている。

第３のバックギャップ膜２１８は、第２のバックギャップ膜２１７に隣接する。第４のバックギャップ膜２２５は第３のバックギャップ膜２１８に隣接する。第５のバックギャップ膜２２６は第４のバックギャップ膜２２５に隣接する。第６のバックギャップ膜２２７は第５のバックギャップ膜２２６に隣接する。

上記構造によれば、コイル接続導体を構成する第１～第６の接続導体膜２８１～２８６、及び、バックギャップ膜を構成する第１～第６のバックギャップ膜（２１６～２１８）、（２２５～２２７）を、それぞれに要求される所定のプロセスにより、同一平坦面上で形成できるので、製造が容易である。

更に具体的には、第3の下部ポール膜213、第2の接続導体膜282及び第2のバックギャップ膜217は、表面が互いに同一の高さで平坦化されている。第4の下部ポール膜214、第3の接続導体膜283及び第3のバックギャップ膜218は、表面が互いに同一の高さで平坦化されている。第1の上部ポール膜221、第4の接続導体膜284及び第4のバックギャップ膜225は、表面が互いに同一の高さで平坦化されている。第2の上部ポール膜222、第5の接続導体膜285及び第5のバックギャップ膜226は、表面が互いに同一の高さで平坦化されている。第3の上部ポール膜223、第6の接続導体膜286及び第6のバックギャップ膜227は、表面が、第3のコイル233及び第4のコイル234の表面と、同一の高さで平坦化されている。上部ヨーク224は、両端が第3の上部ポール膜223及び第6のバックギャップ膜227に隣接する。

上記構造によれば、第1～第6の接続導体膜281～286、第1～第6のバックギャップ膜(216～218)、(225～227)、下部ポール膜212～214及び上部ポール膜221～223とを、それぞれに要求される所定のプロセスにより、同一平坦面上で形成できるので、製造が容易である。

さらに、本発明は、下部ポールP1が、第1～第4の下部ポール膜211～214を順次に隣接させた構造となるので、第1～第4の下部ポール膜211～214のそれぞれに適した磁性材料、及び、プロセスを選択し、狭トラックで、書き込み性能の高い書き込み素子を実現できる。例えば、下部ポールP1を、飽和磁束密度の高い磁性材料 CoFeN (2.4 T)を用いて構成することにより、コイルで発生した磁束を、途中飽和を生じさせることなく、書き込みポール領域に有効に到達させ、フラックスロスの少ない書き込み素子を実現できる。

更に、上部ポールP2が形成される段階では、既に、下部ポールP1の大部分が形成されているから、上部ポールP2は、それに適した材料及びプロセスによって形成できる。上部ポールP2を、HiBs材の CoFe_x 、 FeN_x で構成し、この上部ポールP2に対し、 CoNiFe のメッキ層またはアルミナ絶縁膜をマスクに、RIEを、最終形状の途中まで施し、最終形状をIBEで付与することが可能であり、トラック幅をフォトリソグラフィの限界以上に狭く形成することができる。具体的には、 150 GB/in^2 ～ 200 GB/in^2 に必要とされる $0.1\text{ }\mu\text{m}$ 以下のトラック

幅を正確に実現することができる。そのため、これまで量産では不可能とされていた $0.1 \sim 0.2 \mu\text{m}$ 以下のトラック幅が正確にコントロールできる。

また、上部ポールP2を、HiBs材で全体的に高く形成することが可能なため、磁気ボリュームを増大させることができる。また、上部ポールP2のトラック幅をIBEによって画定する場合、アルミナMask材を用いることにより、上部ポールP2のサイドエッチ量を極端に少なくできるため、IBEの処理時間が短時間で済む。そのため、上部ポールP2の先端について、磁気ボリュームを減少させることなく、 $150 \text{ GB/in}^2 \sim 200 \text{ GB/in}^2$ の面密度を実現することができる。

第2のコイル232と、第2の下部ポール膜212及びバックギャップ膜216とは、例えば、CVDを適用して、 $0.1 \mu\text{m}$ 程度の極薄膜となり得る絶縁膜252によって隔てられるので、ヨーク長YLの短縮化を、更に促進することができる。

最上層の第4の下部ポール膜214は、反対側が書き込みのためのギャップ膜24と隣接し、ギャップ膜24と隣接する領域の後方に、凹部291と、凹部291によって膜厚の減少された部分とを有し、凹部291を構成する端がスロットハイトTHを決定する。この構造によれば、書き込み電流の立ち上がりが速く、O/W特性の優れた書き込み素子を実現できる。

図6は本発明に係る薄膜磁気ヘッドの別の実施例を示す断面図、図7は図6に示した薄膜磁気ヘッドをABS側から見た図である。図において、図1及び図2に表れた構成部分と同一の構成部分については、同一の参照符号を付し、重複説明は省略する。この実施例では、コイル接続導体は、第1の接続導体膜281と、第2の接続導体膜282と、第3の接続導体膜283とより構成されている。第1の接続導体膜281は、第1のコイル231、第2のコイル232、第2の下部ポール膜212、第1のバックギャップ膜216及び絶縁膜253とともに、表面が同一の高さとなるように平坦化されている。

第2の接続導体膜282は、第3の下部ポール膜213、第2のバックギャップ膜217及び絶縁膜255とともに、表面が同一の高さとなるように平坦化されている。

第3の接続導体膜283は、第3のコイル233、第4のコイル234、第3

の上部ポール膜 2 2 3、第 6 のバックギャップ膜 2 2 7 及び絶縁膜 2 7 2 とともに、表面が同一の高さとなるように平坦化されている。この実施例の場合も、図 1 ～図 5 に示した実施例と同様の作用効果を得ることができる。

2. 薄膜磁気ヘッドの製造方法

(1) 実施例 1

製造方法に係る実施例 1 は、図 1 ～図 5 に図示した薄膜磁気ヘッドの製造プロセスである。図 8 ～図 4 7 に図示するプロセスは、ウエハー上で実行されるものであることを予め断っておく。

<図 8 の状態に至るプロセス>

図 8 を参照すると、基体 1 5 の上に付着された絶縁膜 1 6 の上に、第 1 のシールド膜 3 1、読取素子 3、絶縁膜 3 2、第 2 のシールド膜 3 3、絶縁膜 3 4 及び下部ヨーク 2 1 1 を、周知のプロセスによって形成する。一例を述べると、まず、基体 1 5 に、例えばアルミナでなる絶縁膜 1 6 を約 $3 \mu\text{m}$ の厚さで堆積する。次に下部シールド膜(3)を形成するために、この上にフォトレジスト膜をマスクにメッキ法にてパーマロイを約 $2 \sim 3 \mu\text{m}$ の厚みで選択的に形成する。次に約 $3 \sim 4 \mu\text{m}$ の厚さでアルミナ膜(図示せず)を形成し、Chemical Mechanical Polishing (以下、CMP と称する)を適用して、平坦化する。続いてシールドギャップを構成する絶縁膜 3 2、読取素子 3 とそのリード線(図示せず)を形成し、約 $1.0 \sim 1.5 \mu\text{m}$ の厚さで、上部シールド膜 3 3 を選択的に形成する。その後 $0.3 \mu\text{m}$ の厚みで、例えばアルミナでなる絶縁膜 3 3 を形成する。

その後、絶縁膜 3 3 の上に $\text{CoNiFe}(1.9 \text{ T})$ と $\text{CoFeN}(2.4 \text{ T})$ の磁性材から成る下部ヨーク 2 1 1 を $3.0 \sim 4.0 \mu\text{m}$ の厚みで形成する。このとき第 1 の下部ポール P 1 は $\text{NiFe}(80\% : 20\%)$ や $\text{NiFe}(45\% : 55\%)$ 、 CoNiFe 等のメッキ膜でもよいが、本実施例では FeAlN 、 FeN 、 FeCo 、 CoFeN 、 FeZrN 等のスパッタ膜を $0.5 \sim 1.5 \mu\text{m}$ の厚みで形成する。

次に、下部ヨーク 2 1 1 の平坦な表面に、コイル形成に要する面積よりも少し大きい面積で、絶縁膜 2 5 1 を形成する。絶縁膜 2 5 1 はアルミナ絶縁膜であり、 $0.2 \mu\text{m}$ 程度の膜厚となるように形成する。次に、絶縁膜 2 5 1 の上で、フォトリソグラフィプロセスを実行し、ポール形成領域及びバックギャップ形成領域

を開口させる。

次に、絶縁膜 2 5 1 の表面に Seed 膜を形成する。Seed 膜は、絶縁膜 2 5 1 の表面及び下部ヨーク 2 1 1 の表面を覆うように形成する。Seed 膜は、Cu メッキ下地膜として適切な材料を用い、Cu-CVD の適用によって、50 nm～80 nm の膜厚となるように形成する。

次に、Seed 膜の上にフォトレジスト膜を、スピンコート法などの適用によって形成した後、コイルパターンを有するマスクを用いて露光し、現像する。フォトレジスト膜は、ポジティブフォトレジスト、ネガティブフォトレジストの何れでもよい。

上述した露光プロセスを経て現像することにより、コイル形成用パターンが得られる。コイル形成用パターンは、レジストフレームによって画定されている。

次に、選択的 Cu メッキ処理を実行し、コイル形成用パターンの内部に存在する Seed 膜の上に、第 1 のコイル 2 3 1 を、例えば 3～3.5 μ m の厚みとなるように成長させる。この後、レジストフレームをケミカルエッチングなどの手段によって除去する。図 8 は、レジストフレームを除去した後の状態を示している。

<図 9 の状態に至るプロセス>

次に、レジストフレームを除去した後、ポール膜及びバックギャップ膜を形成するためのフォトリソグラフィプロセスを実行して、ポール膜及びバックギャップ膜のためのレジストフレームを形成する。

次に、下部ヨーク 2 1 1 を Seed 膜として、選択的メッキ処理を行い、下部ヨーク 2 1 1 の上にポール膜及びバックギャップ膜を成長させ、その後、レジストフレームを、ケミカルエッチングなどの手段によって除去する。これにより、図 9 に示すように、下部ヨーク 2 1 1 の一面上に、第 2 の下部ポール膜 2 1 2 及び第 1 のバックギャップ膜 2 1 6 が間隔を隔てて形成される。第 2 の下部ポール膜 2 1 2 及びバックギャップ膜 2 1 6 は、例えば CoNiFe(2.3 T) を用いて 3～3.5 μ m の膜厚となるように形成する。

<図 10 の状態に至るプロセス>

次に、図 10 に示すように、第 1 のコイル 2 3 1、第 2 の下部ポール膜 2 1 2 及びバックギャップ膜 2 1 6 を覆うフォトレジスト膜 RS 1 を形成する。この後、

フォトリソグロフィプロセスを実行し、更に、IBE を実行することにより、第1のヨーク211を、所定のパターンとなるようにパターンニングする。

<図11の状態に至るプロセス>

次に、図11に示すように、第1のコイル231及びその周囲を覆うレジストカバーFR1を形成し、更に、レジストカバーFR1の全体を覆う絶縁膜253を付着させる。絶縁膜253は、アルミナを、4～5 μm の範囲の膜厚となるように形成する。

<図12の状態に至るプロセス>

次に、絶縁膜253及びレジストカバーFR1を、CMPによって研磨し、平坦化する。図12はCMP処理を施した後の状態を示している。CMPは、第2の下部ポール膜212及び第1のバックギャップ膜216が露出するまで実行する。第2の下部ポール膜212及び第1のバックギャップ膜216は、CMPの終了した状態で、3.5～4.0 μm の膜厚となるようにする。第1のコイル231は露出させない。

<図13の状態に至るプロセス>

次に、ケミカルエッチングなどの手段によって、レジストカバーFR1を除去する。

<図14の状態に至るプロセス>

次に、絶縁膜251、253、第1のコイル231、第2の下部ポール膜212及び第1のバックギャップ膜216の表面及び側面に、絶縁膜252を付着させる。絶縁膜252は、具体的には、高純度のアルミナを用いた Al_2O_3 -CVDによって、0.1～0.15 μm 程度の膜厚となるように形成する。

次に、絶縁膜252の表面に、スパッタまたはCu-CVDによって、50nm～80nmの範囲の膜厚となるように、Seed膜261を付着させる。

<図15の状態に至るプロセス>

次に、図15に図示するように、Seed膜261の上に、第2のコイルとなるメッキ膜232を、例えば3～4 μm の膜厚となるように形成する。メッキ膜232は、Cuを主成分とする。

ここで、Seed 層 2 6 1 は、Cu-CVD によって形成されており、第 1 のコイル 2 3 1 の凹凸に正確に追従した Step coverage の良好な Cu-CVD 膜が形成されているから、第 1 のコイル 2 3 1 のターン間が狭く細長いスペースであっても、キーホールを生じさせることなく、第 2 のコイルのためのメッキ膜 2 3 2 を、第 1 のコイル 2 3 1 のターン間に埋め込むことができる。

Cu-CVD の際に必要となるデポジッションガスは高価であるから、本発明では、Cu-CVD は、専ら、その Step coverage のよさを生かし、狭いスペースに、均一な膜厚の Seed 層 2 6 1 を形成するために用い、必要な膜厚はメッキによって確保する。

<図 1 6 の状態に至るプロセス>

次に、図 1 6 に図示するように、メッキ膜 2 3 2 を CMP によって研磨し、平坦化する。CMP にあたっては、アルミナ系スラリーを用いる。これにより、第 2 のコイル 2 3 2 が、平面状のスパイラルパターンとなるように、パターン化されるとともに、第 1 のコイル 2 3 1 から、絶縁膜 2 5 2 によって分離される。CMP においては、第 2 の下部ポール膜 2 1 2、第 1 のバックギャップ膜 2 1 6 および絶縁膜 2 5 3 の表面も、第 1 のコイル 2 3 1 及び第 2 のコイル 2 3 2 の表面と同一の平面となるように研磨される。この CMP により、第 2 の下部ポール膜 2 1 2、第 1 のバックギャップ膜 2 1 6、絶縁膜 2 5 3、第 1 のコイル 2 3 1 及び第 2 のコイル 2 3 2 は、膜厚が $2.5\ \mu\text{m} \sim 3.0\ \mu\text{m}$ の範囲となるように調整される。

ここで、第 2 の下部ポール膜 2 1 2 のエッジと、第 2 のコイル 2 3 2 のエッジとは、 Al_2O_3 -CVD による絶縁膜 2 5 2 を挟んで、互いに近接した位置にあり、ABS 5 2、5 3 (図 3 参照) に近くなる。このため、磁束のロスが少なくなり、オーバーライトの優れた書き込みヘッドが形成できる。

<図 1 7 の状態に至るプロセス>

次に、図 1 7 に図示するように、第 1 のコイル 2 3 1 及び第 2 のコイル 2 3 2 の表面を覆う絶縁膜 2 5 4 を付着させる。絶縁膜 2 5 4 は、 Al_2O_3 でなり、例えば、 $0.2 \sim 0.3\ \mu\text{m}$ の膜厚となるように形成する。絶縁膜 2 5 4 には、第 2 の下部ポール膜 2 1 2、第 1 のバックギャップ膜 2 1 6 及び第 1 の接続導体膜 2

8 1の真上に、開口を設ける。そして、第1のコイル2 3 1と第2コイル2 3 2とを電氣的に接続するジャンパ配線となる第2の接続導体膜2 8 2を、開口をとおして、第1の接続導体膜2 8 1の上に設ける。第2の接続導体膜2 8 2は、0.5～1.0 μm の範囲の膜厚となるように形成する。第2の下部ポール膜2 1 2及び第1のバックギャップ膜2 1 6の真上に設けられた開口には、第3のポール膜2 1 3及び第2のバックギャップ膜2 1 7を形成する。

第2の接続導体膜2 8 2を構成する材料はCuが望ましいが、第3の下部ポール膜2 1 3と同じ材料でもよい。第3の下部ポール膜2 1 3は、NiFe、CoNiFe、CoFe等のメッキ膜でもよいが、CoNiFe(1.9～2.3 T)を用い、1～2 μm の膜厚とする。

<図18の状態に至るプロセス>

次に、第3の下部ポール膜2 1 3及びバックギャップ膜2 1 7を形成してある表面に、 Al_2O_3 でなる絶縁膜2 5 5を、例えば、1～1.5 μm の範囲の膜厚として形成した後、CMPを施し、最終的に0.5 μm の膜厚となるように研磨する。

<図19の状態に至るプロセス>

次に、第3の下部ポール膜2 1 3の上に、第4の下部ポール膜2 1 4のためのスパッタ膜を形成した後、その上にNiFe、CoNiFeのメッキパターンを形成する。スパッタ膜は0.3～0.5 μm のCoFeN(2.4 T)によって構成する。CoFeNのスパッタ膜の他、FeAlN、FeN、FeCo、FeZrN等のスパッタ膜でもよい。

次に、第3の下部ポール膜2 1 3、第2のバックギャップ膜2 1 7及び第2の接続導体膜2 8 2の各被研磨面に、第4の下部ポール膜2 1 4、第3のバックギャップ膜2 1 8及び第3の接続導体膜2 8 3を、例えば、0.5 μm の膜厚となるように形成する。第4の下部ポール膜2 1 4は、CoFeNによって構成することができる。

次に、フォトリソグラフィプロセスの適用により、第4の下部ポール膜2 1 4、第3のバックギャップ膜2 1 8及び第3の接続導体膜2 8 3の上に、レジストマスクFR3を形成した後、絶縁膜2 5 6を、スパッタなどの手段によって付着させる。レジストマスクFR3は、リフトオフし易いように、T型の形状とする。

<図 20 の状態に至るプロセス>

次に、レジストマスク FR3 をリフトオフした後、第 4 の下部ポール膜 214、第 3 のバックギャップ膜 218 及び第 3 の接続導体膜 283 の上に、レジストマスク FR4 を形成する。第 4 の下部ポール膜 214 の上のレジストマスク FR4 は、第 4 の下部ポール膜 214 の後方側をカバーしないような形状とする。

次に、レジストマスク FR4 を Mask として、IBE を施し、第 4 の下部ポール膜 214 の CoFeN の一部を、例えば 0.2～0.3 μm の高さとなるようにエッチングする。次に、スパッタによって、0.2～0.3 μm の膜厚となるように、 Al_2O_3 の絶縁膜 257 を自己整合的に付着させる。

<図 21 の状態に至るプロセス>

次に、レジストマスク FR4 をリフトオフした後、表面に、軽く CMP を施し、第 4 の下部ポール膜 214 及び絶縁膜 257 を平坦化する。その後、0.08～0.1 μm の厚みで、ギャップ膜 24 を形成する。ギャップ膜 24 は、 Al_2O_3 、Ru、NiCu、Ta などの非磁性材料によって形成される。

<図 22、図 23 の状態に至るプロセス>

次に、図 22 に示すように、第 3 のバックギャップ膜 218 の上で、ギャップ膜 24 に開口を設けた後、図 23 に示すように、第 1 の上部ポール膜 221 として、HiBs 材である FeAlN、FeN、FeCo、CoFeN、FeZrN 等のスパッタ膜を、0.1～0.5 μm の厚みで形成する。

<図 24 の状態に至るプロセス>

次に、第 1 の上部ポール膜 221 の表面に、フォトリソグラフィプロセスの適用によって、レジストカバー FR5 を形成する。レジストカバー FR5 は、第 4 の下部ポール膜 214 の上方、第 3 のバックギャップ膜 218 の上方及び第 3 の接続導体膜 283 の上方のそれぞれに位置するように形成する。次に、レジストカバー FR5 をマスクにして、第 1 の上部ポール膜 221 をエッチングする。そのエッチングは、IBE や RIE である。これにより、図 24 に示すように、所定形状にパターニングされた第 1 の上部ポール膜 221、第 4 のバックギャップ膜 224 及び第 4 の接続導体膜 284 が形成される。

<図 25 の状態に至るプロセス>

次に、図 2 5 に図示するように、エッチングされた部分に、 Al_2O_3 である絶縁膜 2 5 7 を、例えば、 $0.2 \sim 0.6 \mu\text{m}$ の範囲の膜厚となるように、スパッタなどの手段によって付着させる。この後、レジストカバー F R 5 を、リフトオフ方法によって除去する。

<図 2 6、図 2 7 の状態に至るプロセス>

次に、絶縁膜 2 5 7、第 1 の上部ポール膜 2 2 1、第 4 のバックギャップ膜 2 2 4 及び第 4 の接続導体膜 2 8 4 の表面を、CMP によって研磨し、より完全に平坦化する。

次に、平坦化された表面に、スパッタによって、たとえば、 $0.1 \mu\text{m}$ の膜厚を有する Seed 膜を形成した後、Seed 膜の上で、フォトリソグラフィプロセスを実行して、レジストフレームを形成する。そして、 $\text{CoFeN}(2.4 \text{ T})$ を、 $3 \sim 4 \mu\text{m}$ の膜厚となるように選択的にメッキし、図 2 6 に図示するように、第 2 の上部ポール膜 2 2 2 及び第 5 のバックギャップ膜 2 2 5 を形成する。

<図 2 8 の状態に至るプロセス>

次に、Seed 膜をイオンミリングなどの手段によって除去する。この段階で、第 4 の下部ポール膜 2 1 4、ギャップ膜 2 4、第 1 の上部ポール膜 2 2 1 及び第 2 の上部ポール膜 2 2 2 を、イオンミリングによってパターン化してもよい。その後、第 4 の接続導体膜 2 8 4 の上に、第 5 の接続導体膜 2 8 5 を、Cu の選択的メッキによって形成する。

<図 2 9、図 3 0 の状態に至るプロセス>

次に、スパッタなどによって、アルミナである絶縁膜 2 5 8 を、 $2 \sim 4 \mu\text{m}$ の膜厚となるように付着させた後、絶縁膜 2 5 8 の表面を CMP によって研磨する。この CMP は、絶縁膜 2 5 8、第 2 の上部ポール膜 2 2 2、第 5 のバックギャップ膜 2 2 5 及び第 5 の接続導体膜 2 8 5 の各表面が、均一な平坦面となるように実行する。

<図 3 1 の状態に至るプロセス>

次に、絶縁膜 2 5 8 の表面で、選択的 Cu メッキ処理を実行し、第 3 のコイル 2 3 3 を、例えば $3 \sim 3.5 \mu\text{m}$ の厚みとなるように成長させる。第 3 のコイル 2 3 3 を形成するプロセスにおいて、第 5 の接続導体膜 2 8 5 の表面に、第 6 の

接続導体膜 286 を、選択的 Cu メッキ処理によって形成する。

第 3 のコイル 233 は、第 1 のコイル 231 とほぼ同じプロセスで形成される。具体的には、絶縁膜 258 の表面に Seed 膜を形成する。Seed 膜は、Cu メッキ下地膜として適切な材料を用い、Cu-CVD の適用によって、50 nm～80 nm の膜厚となるように形成する。

次に、Seed 膜の上にフォトレジスト膜を、スピンコート法などの適用によって形成した後、コイルパターンを有するマスクを用いて露光し、現像する。フォトレジスト膜は、ポジティブフォトレジスト、ネガティブフォトレジストの何れでもよい。

次に、選択的 Cu メッキ処理を実行し、第 3 のコイル 233 を形成する。この後、レジストフレームをケミカルエッチングなどの手段によって除去する。図 3 1 は、レジストフレームを除去した後の状態を示している。

<図 3 2 の状態に至るプロセス>

次に、第 2 の上部ポール膜 222、及び、第 5 のバックギャップ膜 225 を Seed 膜として、選択的メッキ処理を行い、第 3 の上部ポール膜 223 及び第 6 のバックギャップ膜 226 を成長させる。第 3 の上部ポール膜 223 及び第 6 のバックギャップ膜 226 は、例えば CoNiFe(2.3T)を用いて 3.5～4.0 μm の膜厚となるように形成する。

<図 3 3 の状態に至るプロセス>

次に、絶縁膜 258、第 3 のコイル 233、第 3 の上部ポール膜 223 及び第 6 のバックギャップ膜 226 の表面及び側面に、絶縁膜 271 を付着させる。絶縁膜 271 は、具体的には、高純度のアルミナを用いた Al_2O_3 -CVD によって、0.1～0.15 μm 程度の膜厚となるように形成する。

<図 3 4 の状態に至るプロセス>

次に、第 3 のコイル 233、第 3 の上部ポール膜 223、第 6 のバックギャップ膜 226 及び第 6 の接続導体膜 286 を覆うフォトレジスト膜を形成した後、フォトレジスト膜に対してフォトリソグラフィプロセスを実行し、図 3 4 に示すように、第 3 のコイル 233 及びその周囲を覆うレジストカバー FR6 を形成する。

<図 3 5、図 3 6 の状態に至るプロセス>

次に、図 3 5、図 3 6 に図示するように、レジストカバー FR 6 の全体を覆う絶縁膜 2 7 2 を付着させる。絶縁膜 2 7 2 は、 $3 \sim 5 \mu\text{m}$ の範囲の膜厚となるように形成する。

<図 3 7 の状態に至るプロセス>

次に、絶縁膜 2 7 2 及びレジストカバー FR 6 を、CMP によって研磨し、平坦化する。CMP にあたっては、アルミナ系スラリーを用いる。図 3 7 は CMP 処理を施した後の状態を示している。

<図 3 8 の状態に至るプロセス>

次に、レジストカバー FR 6 を除去した後、第 3 のコイル 2 3 3、第 3 の上部ポール膜 2 2 3、第 6 のバックギャップ膜 2 2 6、第 6 の接続導体膜 2 8 6 及び絶縁膜 2 7 2 の表面及び側面に、Cu-CVD によって、 $0.05 \sim 0.1 \mu\text{m}$ の範囲の膜厚となるように、Seed 膜 2 6 2 を付着させる。

<図 3 9、図 4 0 の状態に至るプロセス>

次に、図 3 9、図 4 0 に図示するように、Seed 膜 2 6 2 の上に、第 4 のコイルとなるメッキ膜 2 3 4 を、例えば、 $3 \sim 4 \mu\text{m}$ の膜厚となるように形成する。メッキ膜 2 3 4 は、Cu を主成分とする。

<図 4 1、図 4 2 の状態に至るプロセス>

次に、図 4 1、図 4 2 に図示するように、メッキ膜 2 3 4 を CMP によって研磨し、平坦化する。CMP にあたっては、アルミナ系スラリーを用いる。これにより、第 4 のコイル 2 3 4 が、平面状のスパイラルパターンとなるように、パターン化されるとともに、第 3 のコイル 2 3 3 から、絶縁膜 2 7 1 によって分離される。CMP においては、第 3 の上部ポール膜 2 2 3、第 6 のバックギャップ膜 2 2 6、第 6 の接続導体膜 2 8 6 および絶縁膜 2 7 2 の表面も、第 3 のコイル 2 3 3 及び第 4 のコイル 2 3 4 の表面と同一の平面となるように研磨される。第 3 のコイル 2 3 3 及び第 4 のコイル 2 3 4 は、膜厚が $2.0 \sim 3.0 \mu\text{m}$ の範囲となる。

<図 4 3、図 4 4 の状態に至るプロセス>

次に、第 3 のコイル 2 3 3 及び第 4 のコイル 2 3 4 の表面を覆う絶縁膜 2 7 3 を付着させる。絶縁膜 2 7 3 は、 Al_2O_3 であり、例えば、 $0.2 \mu\text{m}$ の膜厚とな

るように形成する。

次に、第6のバックギャップ膜226及び第4の上部ポール膜234の真上において、絶縁膜273に部分的に開口させ、絶縁膜273の表面に、第6のバックギャップ膜226及び第4の上部ポール膜234を連結するように、上部ヨーク224を形成する。上部ヨーク224は、フレームメッキ法によって、NiFeまたはCoNiFeなどのパターンメッキとして形成する。

＜図45、図46、図47の状態に至るプロセス＞

次に、図45、図46に図示するように、保護膜274を、20～40 μ mの膜厚となるように付着させる。図47を参照すると、下部ヨーク211の中間部に、スロートハイト零点TH0があり、ここまで、研磨され、研磨された面がABSとなる。

第1及び第2のコイル231、232は、バックギャップ膜の周りを周回している。第1及び第2のコイル231、232の上に第3のコイル233及び第4のコイル234が備えられ、これらは、第1及び第2のコイル231、232と直列に接続される（図45、図46参照）。

図45、図46に図示するように、第1及び第2のコイル231、232は、下部ポールを構成する第2の下部ポール膜212～214の高さ内にあり、第3のコイル233及び第4のコイル234は、上部ポールを構成する第1の上部ポール膜221～第3のポール膜223の高さを利用しており、ギャップ膜24は第2の下部ポール膜212～214の高さ、及び、第1の上部ポール膜221～第3のポール膜223の高さによって定まるポール長さの中間に位置するから、コイル階層構造をとったにもかかわらず、ギャップ膜24の下側に位置する下部ポールの高さ、ギャップ膜24の上側に位置する上部ポールの高さとをバランスさせることができる。このため、ABSを研磨した場合に、ギャップ膜の両側における下部ポール及び上部ポールの研磨量を均一化し、研磨の不均衡に起因するヘッドとメディアの衝突を回避し、高密度記録に不可欠なスライダの低浮上量化の要請に応えることができる。

（2）実施例2

製造方法に係る実施例2は、図6、図7に図示した薄膜磁気ヘッドの製造プロ

セスであり、図48～図79に図示されている。図48～図79に図示するプロセスも、ウエハー上で実行されるものであることを予め断っておく。

＜図48～図50の状態に至るプロセス＞

図48～図50の状態に至るプロセスは、実施例1の図8～図10に図示したプロセスと実質的に同じであるので、詳細は省略する。

＜図51の状態に至るプロセス＞

図50において、フォトレジスト膜RS2に対してフォトリソグラフィプロセスを実行し、更に、IBEを実行することにより、第1のヨーク211を、所定のパターンとなるようにパターニングした後、フォトレジスト膜RS2を除去する。

次に、絶縁膜251、第1のコイル231、第2の下部ポール膜212、第1のバックギャップ膜216及び第1の接続導体膜281の表面及び側面に、絶縁膜252を付着させる。絶縁膜252は、具体的には、高純度のアルミナを用いた Al_2O_3 -CVDによって、 $0.1 \sim 0.15 \mu\text{m}$ 程度の膜厚となるように形成する。

次に、絶縁膜252の表面に、スパッタまたはCu-CVDによって、 $50 \text{ nm} \sim 80 \text{ nm}$ の範囲の膜厚となるように、Seed膜261を付着させる。

＜図52の状態に至るプロセス＞

次に、図52に図示するように、次に、Seed膜261の上に、第2のコイルとなるメッキ膜232を、フレイムメッキ法により、例えば、 $3 \sim 4 \mu\text{m}$ の膜厚となるように形成する。メッキ膜232は、Cuを主成分とし、選択メッキ法によって形成する。メッキ膜232によって覆われていないSeed膜261は、希塩酸、希硫酸もしくは硫酸銅などを用いたウエットエッチング、又は、Ion Millingなどのドライエッチングによって除去する。

ここで、Seed層261は、Cu-CVDによって形成されており、第1のコイル231の凹凸に正確に追従したStep coverageの良好なCu-CVD膜が形成されているから、第1のコイル231のターン間が狭く細長いスペースであっても、キーホールを生じさせることなく、第2のコイル232のためのメッキ膜232を、第1のコイル231のターン間に埋め込むことができる。

Cu-CVDの際に必要なデポジッションガスは高価であるから、本発明で

は、Cu-CVD は、専ら、その Step coverage のよさを生かし、狭いスペースに、均一な膜厚の Seed 層 2 6 1 を形成するために用い、必要な膜厚はメッキによって確保する。

ここで、第 2 の下部ポール膜 2 1 2 のエッジと、第 2 のコイル 2 3 2 のエッジとは、 Al_2O_3 -CVD による絶縁膜 2 5 2 を挟んで、互いに近接した位置にあり、ABS に近くなる。このため、磁束のロスが少なくなり、オーバーライトの優れた書き込みヘッドが形成できる。

その後、メッキ膜 2 3 2 によって覆われていない領域、及び、メッキ膜 2 3 2 を覆うように、 Al_2O_3 なる絶縁膜 2 5 3 を形成する。絶縁膜 2 5 3 は、4～6 μm のスパッタ膜として形成する。

<図 5 3 の状態に至るプロセス>

図 5 2 の状態から図 5 3 の状態に至るプロセスでは、絶縁膜 2 5 3 及びメッキ膜 2 3 2 を CMP によって研磨し、平坦化する。これにより、第 2 のコイル 2 3 2 が、平面状のスパイラルパターンとなるように、パターン化されるとともに、第 1 のコイル 2 3 1 から、絶縁膜 2 5 2 によって分離される。CMP においては、第 2 の下部ポール膜 2 1 2、第 1 の接続導体膜 2 1 6 および絶縁膜 2 5 2 の表面も、第 1 のコイル 2 3 1 及び第 2 のコイル 2 3 2 の表面と同一の平面となるように研磨される。

<図 5 4 の状態に至るプロセス>

図 5 3 の状態から図 5 4 の状態に至るプロセスでは、第 1 のコイル 2 3 1 及び第 2 のコイル 2 3 2 の表面を覆う絶縁膜 2 5 4 を付着させる。絶縁膜 2 5 4 は、 Al_2O_3 であり、例えば、0.2 μm ～0.5 μm の膜厚となるように形成する。

次に、絶縁膜 2 5 4 に対して、RIE 又は Ion Milling を施し、第 3 の下部ポール膜 2 1 3、第 2 のバックギャップ膜 2 1 7 及び第 2 の接続導体膜 2 8 2 のための開口を形成する。その後、メッキにより、第 3 の下部ポール膜 2 1 3、第 2 のバックギャップ膜 2 1 7 及び第 2 の接続導体膜 2 8 2 を形成する。第 3 の下部ポール膜 2 1 3、第 2 のバックギャップ膜 2 1 7 及び第 2 の接続導体膜 2 8 2 は、CoFe 又は CoNiFe (2.1～2.3 T) のメッキ膜であり、例えば、1～2 μm の範囲の膜厚を有する。

次に、第3の下部ポール膜213及び第2のバックギャップ膜217を形成してある表面に、 Al_2O_3 でなる絶縁膜255を、例えば、 $1\sim 2\ \mu\text{m}$ の膜厚となるように付着させた後、絶縁膜255、第3の下部ポール膜213及び第2のバックギャップ膜217の表面を、CMPによって研磨する。

<図55、図56の状態に至るプロセス>

図54の状態から図55の状態に至るプロセスでは、絶縁膜255、第3の下部ポール膜213及び第2のバックギャップ膜217の被研磨面に、第4の下部ポール膜となる磁性膜214を、例えば、 $0.5\sim 1.0\ \mu\text{m}$ の膜厚となるように形成する。磁性膜214は、 CoFeN ($2.4\ \text{T}$) のメッキ膜、又は、 FeAlN 、 FeN 、 FeCo もしくは FeZrN のスパッタ膜によって構成することができる。この後、第3の下部ポール膜213及び第2のバックギャップ膜217の上に、 NiFe または CoNiFe のパターンメッキ膜でなるマスク250が形成される。そして、マスク250を介して、磁性膜214をIBEの適用によってパターニングする。これにより、図56に図示するように、第4の下部ポール膜214と、第3のバックギャップ膜218が形成される。

パターンメッキ膜でなるマスク250を用いて磁性膜214をパターニングする場合、Ion Beam が用いられ、その照射角度を零度と75度に設定する。これにより、HiBs 材でなる第4の下部ポール膜214を選択的にパターニングすることができる。

磁性膜214は上記とは異なる方法によってもパターニングすることができる。例えば、 Cl_2 または $\text{BCl}_3 + \text{Cl}_2$ などのハロゲン系ガス雰囲気中、 $50^\circ\text{C}\sim 300^\circ\text{C}$ の高温で、RIE を実行し、磁性膜214を、例えば、その膜厚の80%程度までエッチングする。RIE を行うときの温度は、 50°C 以上、特に、 $200\sim 250^\circ\text{C}$ の範囲が好ましい。この温度範囲であれば、高精度のパターンを得ることができる。

また、 Cl_2 系ガスに O_2 を導入することで、エッチングプロファイルを正確にコントロールできる。特に、 $\text{BCl}_3 + \text{Cl}_2$ ガスに O_2 を混入することにより、残存ボロンガスの堆積物を綺麗に除去できるので、エッチングプロファイルを極めて正確にコントロールできる。

さらに、 Cl_2 、 $\text{BCl}_3 + \text{Cl}_2$ またはこれらに O_2 を混入したガスに、 CO_2 ガスを混合したエッチングガスを用いることにより、RIEのエッチングスピードが速まり、Mask材との選択比が30～50%も向上する。

上述のようにして、磁性膜214を一部（80%程度）エッチングした後、残存部分に対して、追加的なIBEを施す。このIBEは、例えば、40～70度の照射角度で行う。

上述したように、NiFeまたはCoNiFeのパターンメッキ膜でなるマスク250を用いて、磁性膜214をパターニングすることにより、第4の下部ポール膜214を正確に形成することができる。このため、第4の下部ポール膜214によって定まるスロートハイトを高精度でコントロールすることができる。例えば、スロートハイトを、0.1～0.5 μm 又は0.2～0.7 μm のように、自由にコントロールすることができる。したがって、書き込み電流の立ち上がりが速く、かつ、オーバーライト特性の優れた薄膜磁気ヘッドを得ることができる。

しかも、厚いHiBs材で構成された第4の下部ポール膜214によってスロートハイトが決定されるため、メディアに磁気記録を与えるための書き込み磁束を、途中の漏洩を減少させながら、ポール端に集中させることができる。このため、サイドライトやサイドイレースの問題が解消される。

<図57、図58の状態に至るプロセス>

図56の状態から図57の状態に至るプロセスでは、 Al_2O_3 でなる絶縁膜256を、スパッタなどの手段によって付着させる。その後、図58に図示するように、絶縁膜256、第4の下部ポール膜214、第3のバックギャップ膜218及び第3の接続導体膜283の表面を、CMPによって研磨して平坦化する。

<図59の状態に至るプロセス>

次に、第4の下部ポール膜214、第3のバックギャップ膜218及び第3の接続導体膜283の上に、レジストマスクFR7を形成する。第4の下部ポール膜214の上のレジストマスクFR7は、第4の下部ポール膜214の後方側をカバーしないような形状とする。

次に、レジストマスクFR7をマスクとして、IBEを施し、第4の下部ポール膜214のCoFeNの一部を、例えば0.2～0.3 μm の高さとなるようにエ

ッチングし、凹部 2 9 1 を形成する。次に、スパッタによって、 $0.2 \sim 0.3 \mu\text{m}$ の膜厚となるように、 Al_2O_3 の絶縁膜 2 5 7 を自己整合的に付着させる。

<図 6 0、図 6 1 の状態に至るプロセス>

次に、レジストマスク FR 7 をリフトオフした後、表面に、軽く CMP を施し、第 4 の下部ポール膜 2 1 4 及び絶縁膜 2 5 7 を平坦化する。その後、 $0.08 \sim 0.1 \mu\text{m}$ の厚みで、ギャップ膜 2 4 を形成する。ギャップ膜 2 4 は、 Al_2O_3 、 Ru 、 NiCu 、 Ta などの非磁性材料によって形成される。

次に、第 1 の上部ポール膜 2 2 1 として、HiBs 材である FeAlN 、 FeN 、 FeCo 、 CoFeN 、 FeZrN 等のスパッタ膜を、 $0.1 \sim 0.5 \mu\text{m}$ の厚みで形成する。

次に、第 1 の上部ポール膜 2 2 1 の表面に、フォトリソグラフィ工程及びフレームメッキ法の適用によって、第 2 の上部ポール膜 2 2 2、第 3 の上部ポール膜 2 2 3、第 5 のバックギャップ膜 2 2 5、第 6 のバックギャップ膜 2 2 6、第 5 の接続導体膜 2 8 5 及び第 6 の接続導体膜 2 8 6 を形成する。これらの厚み及び組成は、既に述べたとおりである。第 2 の上部ポール膜 2 2 2 及び第 3 の上部ポール膜 2 2 3 は、フォトリソグラフィ工程によるパターン精度をもって、縮小されたトラック幅を有するように、狭幅に形成する（図 6 1 参照）。

<図 6 2、図 6 3 の状態に至るプロセス>

次に、第 2 の上部ポール膜 2 2 2、第 3 の上部ポール膜 2 2 3、第 5 のバックギャップ膜 2 2 5、第 6 のバックギャップ膜 2 2 6、第 5 の接続導体膜 2 8 5 及び第 6 の接続導体膜 2 8 6 をマスクにして、第 1 の上部ポール膜 2 2 1 をエッチングする。エッチングはギャップ膜 2 4 が露出するまで行なう。そのエッチングは、IBE や RIE である。これにより、図 6 2、図 6 3 に示すように、第 2 の上部ポール膜 2 2 2、第 3 の上部ポール膜 2 2 3、第 5 のバックギャップ膜 2 2 5 及び第 6 のバックギャップ膜 2 2 6 が所定形状にパターンニングされる。この後、第 5 の接続導体膜 2 8 5 及び第 6 の接続導体膜 2 8 6 を選択的にエッチングする。

<図 6 4、図 6 5 の状態に至るプロセス>

次に、第 2 の上部ポール膜 2 2 2、第 3 の上部ポール膜 2 2 3、第 5 のバックギャップ膜 2 2 5 及び第 6 のバックギャップ膜 2 2 6 をマスクにして、絶縁膜 2 5 5 が露出するまでエッチングし、平坦化した後、露出した絶縁膜 2 5 5 の表面

に、第3のコイル233を形成する。この工程において、第3の接続導体膜283が再び形成される。

<図66、図67の状態に至るプロセス>

次に、絶縁膜255、第3のコイル233、第1の上部ポール膜221～第3の上部ポール膜223、第3のバックギャップ膜218～第6のバックギャップ膜226の表面及び側面に、絶縁膜271を付着させる。絶縁膜271は、具体的には、高純度のアルミナを用いた Al_2O_3 -CVDによって、 $0.1 \sim 0.15 \mu\text{m}$ 程度の膜厚となるように形成する。

<図68、図69の状態に至るプロセス>

次に、絶縁膜271の表面に、スパッタまたはCu-CVDによって、 $50 \text{ nm} \sim 80 \text{ nm}$ の範囲の膜厚となるように、Seed膜262を付着させる。

次に、次に、Seed膜262の上に、第4のコイルとなるメッキ膜234を、フレームメッキ法により、例えば、 $3 \sim 4 \mu\text{m}$ の膜厚となるように形成する。メッキ膜234は、Cuを主成分とし、選択メッキ法によって形成する。

<図70、図71の状態に至るプロセス>

次に、メッキ膜234によって覆われていないSeed膜262は、希塩酸、希硫酸もしくは硫酸銅などを用いたウエットエッチング、又は、Ion Millingなどのドライエッチングによって除去する。

ここで、Seed層262は、Cu-CVDによって形成されており、第3のコイル233の凹凸に正確に追従したStep coverageの良好なCu-CVD膜が形成されているから、第3のコイル233のターン間が狭く細長いスペースであっても、キーホールを生じさせることなく、第4のコイルのためのメッキ膜234を、第3のコイル233のターン間に埋め込むことができる。

Cu-CVDの際に必要なデポジッションガスは高価であるから、Cu-CVDは、専ら、そのStep coverageのよさを生かし、狭いスペースに、均一な膜厚のSeed層262を形成するために用い、必要な膜厚はメッキによって確保する。

ここで、第1の上部ポール膜221～第3の上部ポール膜223のエッジと、第4のコイル234のエッジとは、 Al_2O_3 -CVDによる絶縁膜271を挟んで、互いに近接した位置にあり、ABSに近くなる。このため、磁束のロスが少なくな

り、オーバーライトの優れた書き込みヘッドが形成できる。

<図 7 2 の状態に至るプロセス>

次に、メッキ膜 2 3 4 によって覆われていない領域、及び、メッキ膜 2 3 4 を覆うように、 Al_2O_3 でなる絶縁膜 2 7 2 を形成する。絶縁膜 2 7 2 は、 $4 \sim 6 \mu\text{m}$ のスパッタ膜として形成する。

<図 7 3 の状態に至るプロセス>

図 7 2 の状態から図 7 3 の状態に至るプロセスでは、絶縁膜 2 7 2 及びメッキ膜 2 3 4 を CMP によって研磨し、平坦化する。これにより、第 4 のコイル 2 3 4 が、平面状のスパイラルパターンとなるように、パターン化されるとともに、第 3 のコイル 2 3 3 から、絶縁膜 2 7 2 によって分離される。CMP においては、第 3 の上部ポール膜 2 2 3、第 6 の接続導体膜 2 2 6 および絶縁膜 2 7 2 の表面が、第 3 のコイル 2 3 3 及び第 4 のコイル 2 3 4 の表面と同一の平面となるように研磨される。

<図 7 4 の状態に至るプロセス>

図 7 3 の状態から図 7 4 の状態に至るプロセスでは、第 3 のコイル 2 3 3 及び第 4 のコイル 2 3 4 の表面を覆う絶縁膜 2 7 3 を付着させる。絶縁膜 2 7 3 は、 Al_2O_3 でなり、例えば、 $0.2 \mu\text{m} \sim 0.5 \mu\text{m}$ の膜厚となるように形成する。第 6 のバックギャップ膜 2 2 6 及び第 4 の上部ポール膜 2 3 4 の真上において、絶縁膜 2 7 3 を、部分的に開口させる。

<図 7 5、図 7 6 の状態に至るプロセス>

次に、絶縁膜 2 7 3 の表面に、第 6 のバックギャップ膜 2 2 6 及び第 4 の上部ポール膜 2 3 4 を連結するように、上部ヨーク 2 2 4 を形成する。上部ヨーク 2 2 4 は、フレイムメッキ法によって、NiFe または CoNiFe などのパターンメッキとして形成する。

<図 7 7 の状態に至るプロセス>

次に、保護膜 2 7 4 を、 $20 \sim 40 \mu\text{m}$ の膜厚となるように付着させる。保護膜 2 7 4 はアルミナをスパッタすることによって形成される。

<図 7 8、図 7 9 の状態に至るプロセス>

次に、切断工程により、ウエハから薄膜磁気ヘッド素子を取り出した後、ポー

ル側を研磨する。図 7 8 は研磨後の状態を示している。ここで、第 1 及び第 2 のコイル 2 3 1、2 3 2 は、下部ポールを構成する第 2 の下部ポール膜 2 1 2 ~ 2 1 4 の高さ内にあり、第 3 のコイル 2 3 3 及び第 4 のコイル 2 3 4 は、上部ポールを構成する第 1 の上部ポール膜 2 2 1 ~ 第 3 のポール膜 2 2 3 の高さを利用しており、ギャップ膜 2 4 は第 2 の下部ポール膜 2 1 2 ~ 2 1 4 の高さ、及び、第 1 の上部ポール膜 2 2 1 ~ 第 3 のポール膜 2 2 3 の高さによって定まるポール長さの中間に位置するから、コイル階層構造をとったにもかかわらず、ギャップ膜 2 4 の下側に位置する下部ポールの高さと、ギャップ膜 2 4 の上側に位置する上部ポールの高さとをバランスさせることができる。このため、ABS を研磨した場合に、ギャップ膜の両側における下部ポール及び上部ポールの研磨量を均一化し、研磨の不均衡に起因するヘッドとメディアの衝突を回避し、高密度記録に不可欠なスライダの低浮上量化の要請に応えることができる。

3. 磁気ヘッド装置及び磁気記録再生装置

本発明は、更に、磁気ヘッド装置及び磁気記録再生装置についても開示する。図 8 0 及び図 8 1 を参照すると、本発明に係る磁気ヘッド装置は、図 1 ~ 図 7 に示した薄膜磁気ヘッド 4 0 0 と、ヘッド支持装置 6 とを含む。ヘッド支持装置 6 は、金属薄板でなる支持体 6 1 の長手方向の一端にある自由端に、同じく金属薄板でなる可撓体 6 2 を取付け、この可撓体 6 2 の下面に薄膜磁気ヘッド 4 0 0 を取付けた構造となっている。

具体的には、可撓体 6 2 は、支持体 6 1 の長手方向軸線と略平行して伸びる 2 つの外側枠部 6 2 1、6 2 2 と、支持体 6 1 から離れた端において外側枠部 6 2 1、6 2 2 を連結する横枠 6 2 3 と、横枠 6 2 3 の略中央部から外側枠部 6 2 1、6 2 2 に略平行するように延びていて先端を自由端とした舌状片 6 2 4 とを有する。横枠 6 2 3 のある方向とは反対側の一端は、支持体 6 1 の自由端付近に溶接等の手段によって取付けられている。

支持体 6 1 の下面には、例えば半球状の荷重用突起 6 2 5 が設けられている。この荷重用突起 6 2 5 により、支持体 6 1 の自由端から舌状片 6 2 4 へ荷重力が伝えられる。

薄膜磁気ヘッド 4 0 0 は、舌状片 6 2 4 の下面に接着等の手段によって取付け

られている。薄膜磁気ヘッド４００は、ピッチ動作及びロヘル動作が許容されるように支持されている。

本発明に適用可能なヘッド支持装置６は、上記実施例に限定するものではなく、これまで提案され、またはこれから提案されることのあるヘッド支持装置を、広く適用できる。例えば、支持体６１と舌状片６２４とを、タブテープ（TAB）等のフレキシブルな高分子系配線板を用いて一体化したもの等を用いることもできる。また、従来より周知のジンバル構造を持つものを自由に用いることができる。

次に、図８２を参照すると、本発明に係る磁気記録再生装置は、軸７０の回りに回転可能に設けられた磁気ディスク７１と、磁気ディスク７１に対して情報の記録及び再生を行う薄膜磁気ヘッド７２と、薄膜磁気ヘッド７２を磁気ディスク７１のトラック上に位置決めするためのアッセンブリキャリッジ装置７３とを備えている。

アッセンブリキャリッジ装置７３は、軸７４を中心にして回転可能なキャリッジ７５と、このキャリッジ７５を回転駆動する例えばボイスコイルモータ（VCM）からなるアクチュエータ７６とから主として構成されている。

キャリッジ７５には、軸７４の方向にスタックされた複数の駆動アーム７７の基部が取り付けられており、各駆動アーム７７の先端部には、薄膜磁気ヘッド７２を搭載したヘッドサスペンションアッセンブリ７８が固着されている。各ヘッドサスペンションアッセンブリ７８は、その先端部に有する薄膜磁気ヘッド７２が、各磁気ディスク７１の表面に対して対向するように駆動アーム７７の先端部に設けられている。

駆動アーム７７、ヘッドサスペンションアッセンブリ７８及び薄膜磁気ヘッド７２は、図８０、図８１を参照して説明した磁気ヘッド装置を構成する。薄膜磁気ヘッド７２は、図１～図７に示した構造を有する。従って、図８２に示した磁気記録再生装置は、図１～図７を参照して説明した作用効果を奏する。

以上、好ましい実施例を参照して本発明の内容を具体的に説明したが、本発明の基本的技術思想及び教示に基づいて、当業者であれば、種々の変形態様を採り得ることは自明である。

What is Claimed is:

1. 書き込み素子を含む薄膜磁気ヘッドであって、

前記書き込み素子は、下部ヨークと、下部ポールと、上部ヨークと、上部ポールと、ギャップ膜と、下部コイルと、上部コイルとを含んでおり、

前記下部ポールは、媒体対向面側において、前記下部ヨークの一面上に突設されており、

前記上部ヨークは、前記下部ヨークに対して、間隔を隔てて配置され、前記媒体対向面を基準にして後方側のバックギャップ部により、前記下部ヨークと結合されており、

前記上部ポールは、前記ギャップ膜に隣接し、前記ギャップ膜を間に挟んで前記下部ポールと対向し、最上面が前記上部ヨークの一面上に隣接しており、

前記下部コイルは、前記下部ヨークの前記一面を基準にした前記下部ポールの高さ内で、前記バックギャップ部の周りを、スパイラル状に周回しており、

前記上部コイルは、前記上部ヨークの前記一面を基準にした前記上部ポールの高さを利用して、前記下部コイルの上方に配置され、前記バックギャップ部の周りを、スパイラル状に周回しており、

前記ギャップ膜は、前記下部ポールの前記高さ、及び、前記上部ポールの前記高さによって定まるポール長さの中間に位置する。

2. 請求項 1 に記載された薄膜磁気ヘッドであって、

前記下部コイルは、第 1 のコイルと、第 2 のコイルとを含んでおり、

前記第 1 のコイル及び前記第 2 のコイルは、一方が、他方のコイルターン間のスペースに、絶縁して嵌め込まれ、同一方向の磁束を生じるように互いに接続されている。

3. 請求項 2 に記載された薄膜磁気ヘッドであって、

前記上部コイルは、第 3 のコイルと、第 4 のコイルとを含んでおり、

前記第 3 のコイル及び前記第 4 のコイルは、一方が、他方のコイルターン間のスペースに、絶縁して嵌め込まれ、同一方向の磁束を生じるように互いに接続され、さらに前記下部コイルに対して、同一方向の磁束を生じるように接続されている。

4. 請求項3に記載された薄膜磁気ヘッドであって、

前記下部ポールは、複数の下部ポール膜を含んでおり、

第1の下部ポール膜は、前記下部ヨークによって構成されており、

第2の下部ポール膜は、前記第1の下部ポール膜に隣接し、一面が、前記下部コイルと同じ高さ位置となるように平坦化されており、

他の下部ポール膜は、前記第2の下部ポール膜の上で、順次に隣接して設けられ、表面がその周りに設けられた絶縁膜と同一の高さで平坦化されており、

前記他の下部ポール膜のうち、最上層の下部ポール膜は、前記ギャップ膜と隣接する。

5. 請求項4に記載された薄膜磁気ヘッドであって、

前記下部ポールは、第3の下部ポール膜及び第4の下部ポール膜を含み、前記第3の下部ポール膜は前記第2の下部ポール膜に隣接し、第4の下部ポール膜は前記第3の下部ポール膜に隣接して最上層を構成している。

6. 請求項5に記載された薄膜磁気ヘッドであって、

前記上部ポールは、複数の上部ポール膜を含み、前記複数の上部ポール膜は前記ギャップ膜の上に順次に隣接し、最上層の上部ポール膜が前記上部ヨークに隣接する。

7. 請求項6に記載された薄膜磁気ヘッドであって、

前記上部ポールは、第1の上部ポール膜乃至第3の上部ポール膜を含み、前記第1の上部ポール膜は前記ギャップ膜に隣接し、前記第2の上部ポール膜は前記第1の上部ポール膜に隣接し、前記第3の上部ポール膜は前記第2の上部ポール膜に隣接している。

8. 請求項7に記載された薄膜磁気ヘッドであって、

さらに、コイル接続導体を含んでおり、

前記コイル接続導体は、第1の接続導体膜乃至第6の接続導体膜を含んでおり、

前記第1の接続導体膜は、前記第1のコイル膜の内端であり、その表面が、前記第1のコイル、前記第2のコイル及び前記第2の下部ポール膜と同一の高さで平坦化されており、

前記第2の接続導体膜は、前記第1の接続導体膜と同じ材料で構成され、前記

第1の接続導体膜の前記表面に形成され、その表面が、前記第2の下部ポール膜に隣接する第3の下部ポール膜、と同一の高さで平坦化されており、

前記第3の接続導体膜は前記第2の接続導体膜に隣接し、前記第4の接続導体膜は前記第3の接続導体膜に隣接し、前記第5の接続導体膜は前記第4の接続導体膜に隣接し、前記第6の接続導体膜は前記第5の接続導体膜に隣接しており、

前記バックギャップ部は、第1乃至第6のバックギャップ膜を含んでおり、

前記第1のバックギャップ膜は、前記第1の下部ポール膜と同一の材料でなり、前記下部ヨークの前記一面に隣接して形成され、その表面が、前記第1のコイル、前記第2のコイル及び前記第2の下部ポール膜と同一の高さで平坦化されており、

前記第2のバックギャップ膜は、前記第3の下部ポール膜と同じ材料で構成され、前記第1のバックギャップ膜に隣接して形成され、その表面が、前記第3の下部ポール膜と同一の高さで平坦化されており、

前記第3のバックギャップ膜は、前記第2のバックギャップ膜に隣接しており、

前記第4のバックギャップ膜は前記第3のバックギャップ膜に隣接しており、

前記第5のバックギャップ膜は前記第4のバックギャップ膜に隣接しており、

前記第6のバックギャップ膜は前記第5のバックギャップ膜に隣接している。

9. 請求項8に記載された薄膜磁気ヘッドであって、

前記第3の下部ポール膜、前記第2の接続導体膜及び第2のバックギャップ膜は、表面が互いに同一の高さで平坦化されており、

第4の下部ポール膜、前記第3の接続導体膜及び第3のバックギャップ膜は、表面が互いに同一の高さで平坦化されており、

前記第1の上部ポール膜、前記第4の接続導体膜及び第4のバックギャップ膜は、表面が互いに同一の高さで平坦化されており、

前記第2の上部ポール膜、前記第5の接続導体膜及び第5のバックギャップ膜は、表面が互いに同一の高さで平坦化されており、

前記第3の上部ポール膜、前記第6の接続導体膜及び前記第6のバックギャップ膜は、表面が、前記第3のコイル及び前記第4のコイルの表面と、同一の高さで平坦化されており、

前記上部ヨークは、両端が前記第3の上部ポール膜及び前記第6のバックギャ

ップ膜に隣接する。

10. 薄膜磁気ヘッドと、磁気記録媒体とを含む磁気記録再生装置であって、

前記薄膜磁気ヘッドは、書き込み素子を含んでおり、

前記書き込み素子は、下部ヨークと、下部ポールと、上部ヨークと、上部ポールと、ギャップ膜と、下部コイルと、上部コイルとを含んでおり、

前記下部ヨークは、一面が平面であり、

前記下部ポールは、媒体対向面側において、前記下部ヨークの前記一面上に突設され、前記ギャップ膜と隣接する端部がトラック幅の縮小された部分となっており、

前記上部ヨークは、前記下部ヨークに対して、間隔を隔てて配置され、前記媒体対向面を基準にして後方側のバックギャップ部により、前記下部ヨークと結合されており、

前記上部ポールは、前記ギャップ膜に隣接し、前記ギャップ膜を間に挟んで前記下部ポールの前記端部と対向し、最上面が前記上部ヨークの一面に隣接しており、

前記下部コイルは、前記下部ヨークの前記一面を基準にした前記下部ポールの高さ内で、前記バックギャップ部の周りを、スパイラル状に周回しており、

前記上部コイルは、前記上部ヨークの前記一面を基準にした前記上部ポールの高さを利用して、前記下部コイルの上方に配置され、前記バックギャップ部の周りを、スパイラル状に周回しており、

前記ギャップ膜は、前記下部ポールの前記高さ、及び、前記上部ポールの前記高さによって定まるポール長さの中間に位置する。

11. 請求項10に記載された磁気記録再生装置であって、

前記下部コイルは、第1のコイルと、第2のコイルとを含んでおり、

前記第1のコイル及び前記第2のコイルは、一方が、他方のコイルターン間のスペースに、絶縁して嵌め込まれ、同一方向の磁束を生じるように互いに接続されている。

12. 請求項11に記載された磁気記録再生装置であって、

前記上部コイルは、第3のコイルと、第4のコイルとを含んでおり、

前記第 3 のコイル及び前記第 4 のコイルは、一方が、他方のコイルターン間のスペースに、絶縁して嵌め込まれ、同一方向の磁束を生じるように互いに接続され、さらに前記下部コイルに対して、同一方向の磁束を生じるように接続されている。

1 3. 請求項 1 2 に記載された磁気記録再生装置であって、

前記下部ポールは、複数の下部ポール膜を含んでおり、

第 1 の下部ポール膜は、前記下部ヨークによって構成されており、

第 2 の下部ポール膜は、前記コイルの前方において前記第 1 の下部ポール膜に隣接し、一面が、前記コイルと同じ高さ位置となるように平坦化されており、

他の下部ポール膜は、前記第 2 の下部ポール膜の上で、順次に隣接して設けられ、表面がその周りに設けられた絶縁膜と同一の高さで平坦化されており、

前記他の下部ポール膜のうち、最上層の下部ポール膜は、前記ギャップ膜と隣接する。

1 4. 請求項 1 3 に記載された磁気記録再生装置であって、

前記下部ポールは、第 3 の下部ポール膜及び第 4 の下部ポール膜を含み、前記第 3 の下部ポール膜は前記第 2 の下部ポール膜に隣接し、第 4 の下部ポール膜は前記第 3 の下部ポール膜に隣接して最上層を構成している。

1 5. 請求項 1 4 に記載された磁気記録再生装置であって、

前記上部ポールは、複数の上部ポール膜を含み、前記複数の上部ポール膜は前記ギャップ膜の上に順次に隣接し、最上層の上部ポール膜が前記上部ヨークに隣接する。

1 6. 請求項 1 5 に記載された磁気記録再生装置であって、

前記上部ポールは、第 1 の上部ポール膜乃至第 3 の上部ポール膜を含み、前記第 1 の上部ポール膜は前記ギャップ膜に隣接し、前記第 2 の上部ポール膜は前記第 1 の上部ポール膜に隣接し、前記第 3 の上部ポール膜は前記第 2 の上部ポール膜に隣接している。

1 7. 請求項 1 6 に記載された磁気記録再生装置であって、

さらに、コイル接続導体を含んでおり、

前記コイル接続導体は、第 1 の接続導体膜乃至第 6 の接続導体膜を含んでおり、

前記第 1 の接続導体膜は、前記第 1 のコイル膜の内端であり、その表面が、前記第 1 のコイル、前記第 2 のコイル及び前記第 2 の下部ポール膜と同一の高さで平坦化されており、

前記第 2 の接続導体膜は、前記第 1 の接続導体膜と同じ材料で構成され、前記第 1 の接続導体膜の前記表面に形成され、その表面が、前記第 2 の下部ポール膜に隣接する第 3 の下部ポール膜、と同一の高さで平坦化されており、

前記第 3 の接続導体膜は前記第 2 の接続導体膜に隣接し、前記第 4 の接続導体膜は前記第 3 の接続導体膜に隣接し、前記第 5 の接続導体膜は前記第 4 の接続導体膜に隣接し、前記第 6 の接続導体膜は前記第 5 の接続導体膜に隣接しており、

前記バックギャップ部は、第 1 乃至第 6 のバックギャップ膜を含んでおり、

前記第 1 のバックギャップ膜は、前記第 1 の下部ポール膜と同一の材料でなり、前記下部ヨークの前記一面に隣接して形成され、その表面が、前記第 1 のコイル、前記第 2 のコイル及び前記第 2 の下部ポール膜と同一の高さで平坦化されており、

前記第 2 のバックギャップ膜は、前記第 3 の下部ポール膜と同じ材料で構成され、前記第 1 のバックギャップ膜に隣接して形成され、その表面が、前記第 3 の下部ポール膜と同一の高さで平坦化されており、

前記第 3 のバックギャップ膜は、前記第 2 のバックギャップ膜に隣接しており、

前記第 4 のバックギャップ膜は前記第 3 のバックギャップ膜に隣接しており、

前記第 5 のバックギャップ膜は前記第 4 のバックギャップ膜に隣接しており、

前記第 6 のバックギャップ膜は前記第 5 のバックギャップ膜に隣接している。

18. 請求項 17 に記載された磁気記録再生装置であって、

前記第 3 の下部ポール膜、前記第 2 の接続導体膜及び第 2 のバックギャップ膜は、表面が互いに同一の高さで平坦化されており、

第 4 の下部ポール膜、前記第 3 の接続導体膜及び第 3 のバックギャップ膜は、表面が互いに同一の高さで平坦化されており、

前記第 1 の上部ポール膜、前記第 4 の接続導体膜及び第 4 のバックギャップ膜は、表面が互いに同一の高さで平坦化されており、

前記第 2 の上部ポール膜、前記第 5 の接続導体膜及び第 5 のバックギャップ膜は、表面が互いに同一の高さで平坦化されており、

前記第 3 の上部ポール膜、前記第 6 の接続導体膜及び前記第 6 のバックギャップ膜は、表面が、前記第 3 のコイル及び前記第 4 のコイルの表面と、同一の高さで平坦化されており、

前記上部ヨークは、両端が前記第 3 の上部ポール膜及び前記第 6 のバックギャップ膜に隣接する。

19. 書き込み素子を含む薄膜磁気ヘッドの製造方法であって、

下部ヨークの一面上に、下部ポール、下部コイル、バックギャップ膜及びコイル接続導体を形成し、前記下部コイルは、前記下部ヨークの前記一面を基準にした前記下部ポールの高さ内で、前記バックギャップ部の周りを、スパイラル状に周回させ、一端を前記コイル接続導体のための第 1 の接続導体膜とし、

次に、前記下部コイルを覆う絶縁膜、及び、前記下部ポールに隣接するギャップ膜を形成し、

次に、前記ギャップ膜の上に上部ポールを形成するとともに、前記絶縁膜の上に上部コイルを形成し、前記上部コイルは、前記上部ポールの高さを利用して、前記下部コイルの上方に配置され、前記バックギャップ部の周りを、スパイラル状に周回し、前記下部コイルに対してコイル接続導体によって接続され、

次に、前記上部ポールと前記バックギャップとを接続するように、上部ヨークを形成する工程を含む。

20. 請求項 19 に記載された製造方法であって、

前記下部コイルの形成にあたり、第 1 のコイルをスパイラル状に形成した後、前記第 1 のコイルのコイルターン間のスペースに、第 2 の絶縁コイルを電気絶縁して嵌めこみ、かつ、同一方向の磁束を生じるように、前記第 1 のコイルに接続する

工程を含む。

21. 請求項 20 に記載された製造方法であって、

前記上部コイルの形成にあたり、第 3 のコイルをスパイラル状に形成した後、前記第 3 のコイルのコイルターン間のスペースに、第 4 のコイルを電気絶縁して嵌めこみ、かつ、同一方向の磁束を生じるように、前記第 1 のコイル乃至第 3 の

コイルに接続する

工程を含む。

22. 請求項21に記載された製造方法であって、

第1の下部ポール膜となる前記下部ヨークの一面上に、前記下部コイル、第2の下部ポール膜、第1のバックギャップ膜及び第1の接続導体膜を形成した後、これらの表面を平坦化し、

その後、前記ギャップ膜、前記上部ポール、前記上部コイル及び前記上部ヨークを形成する

工程を含む。

23. 請求項22に記載された製造方法であって、

前記ギャップ膜、前記上部ポール及び前記上部コイルを形成した後、前記上部ポール及び前記上部コイルの表面を平坦化し、

次に、平坦化された表面に絶縁膜を形成し、その絶縁膜の上に前記上部ヨークを形成する

工程を含む。

ABSTRACT

本発明は薄膜磁気ヘッドの書き込み素子の改良に向けられている。前記書き込み素子において、下部コイルは、下部ポールの高さ内で、バックギャップ部の周りを、スパイラル状に周回する。上部コイルは、上部ヨークの一面を基準にした上部ポールの高さを利用して、下部コイルの上方に配置され、バックギャップ部の周りを、スパイラル状に周回する。ギャップ膜は、下部ポールの高さ、及び、上部ポールの高さによって定まるポール長さの中間に位置する。